

2016年7月8日

高エネルギー加速器研究機構

素粒子原子核研究所

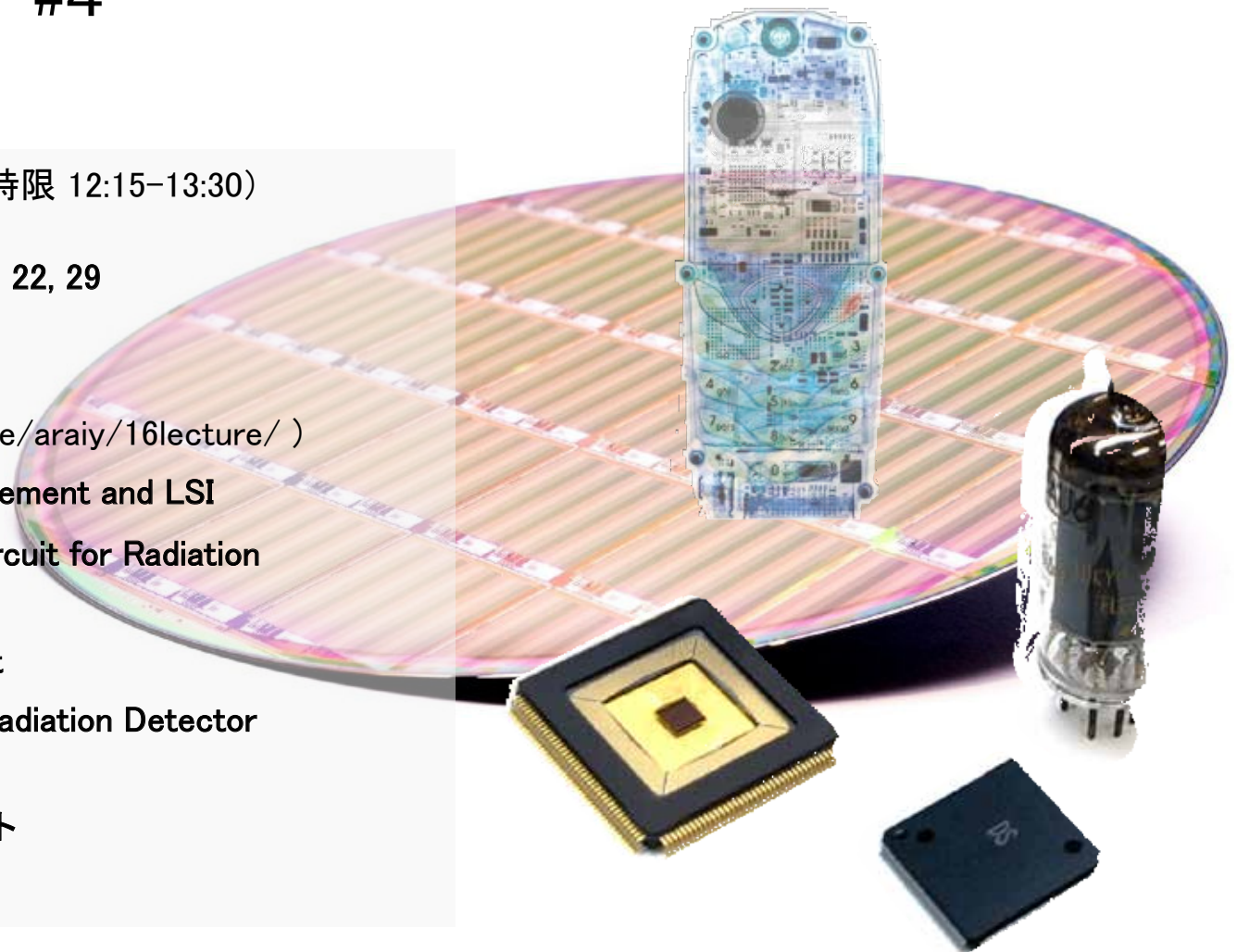
新井康夫 (yasuo.arai@kek.jp)

エレクトロニクス・データ処理

(放射線計測とLSI)

#4

- Lecture Schedule (金曜第3時限 12:15-13:30)
June 17, 24
July 1, 8, **15(No lecture)**, 22, 29
Total 6 times
- Contents
(<http://research.kek.jp/people/arai/16lecture/>)
 - ☐ Radiation Measurement and LSI
 - ☐ Analog CMOS Circuit for Radiation Measurement
 - ☐ Digital LSI Circuit
 - ☐ Semiconductor Radiation Detector
- 単位認定(Credit)
講義出席及びレポート
(田中氏の分と合算)



Lecture Plan

1. Radiation measurement and LSI

高エネルギー物理実験とLSI、
LSI技術の変遷
半導体放射線検出器

2. Basic law and tools

オームの法則、
信号伝送、
信号規格 ...

3. Semiconductor devices

半導体の基礎、
半導体プロセス、
MOSデバイス基礎、
...

4. Analog CMOS circuit

1段増幅回路、差動増幅回路、
カレントミラー、
アナログ・シミュレーション、
オペアンプ回路、
雑音, ...

5. Digital LSI circuit

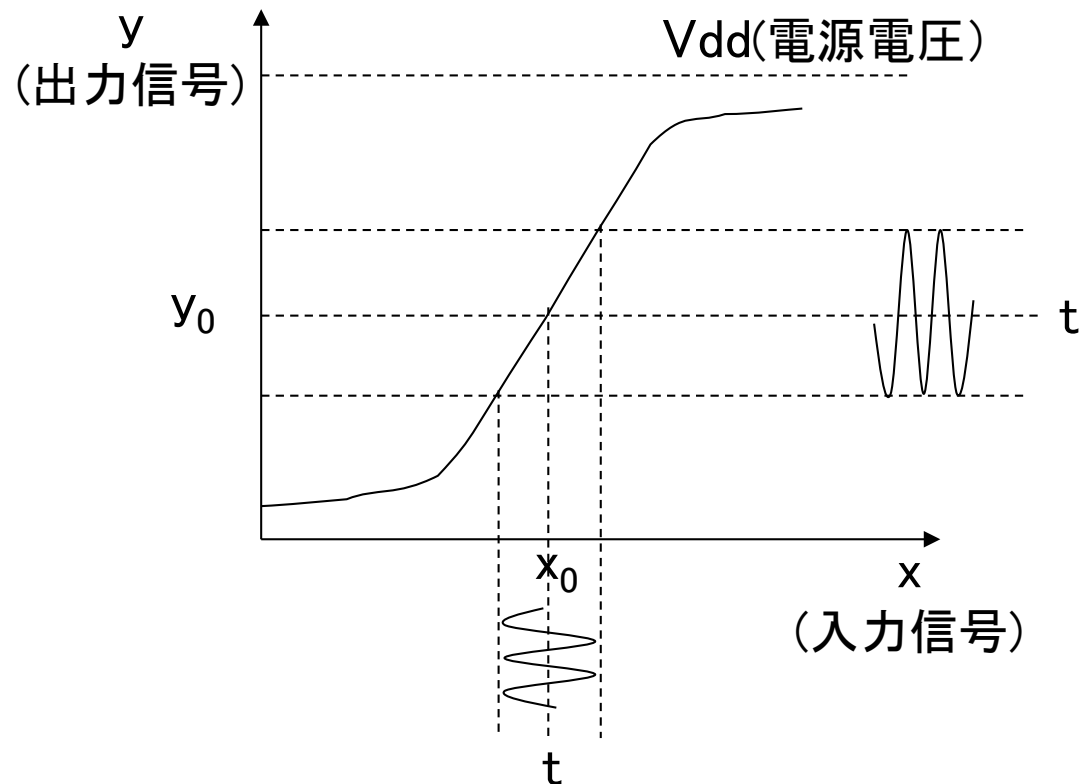
CMOS論理回路、メモリー、
演算器、カウンタ、同期回
路、順序回路、ADC, TDC、...
論理合成

6. Semiconductor radiation detector

放射線の相互作用
検出器の動作原理、
実例、...

Amplification

増幅回路とは、一般的には入力信号の'電圧／電流／電力'を大きくして出力する回路だが、何でも増幅出来る訳ではない。



$$(y-y_0) = \alpha \cdot (x-x_0)$$

α : Gain

x_0 : Input Offset

y_0 : Output Offset

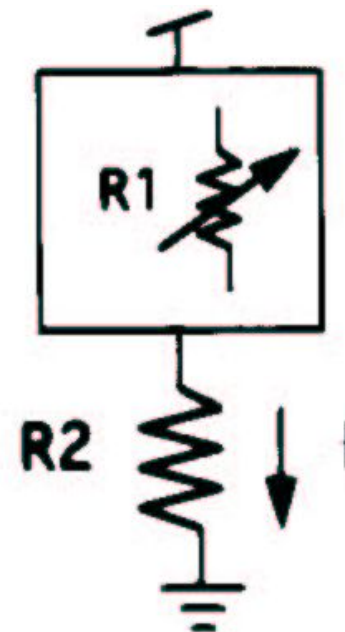
Offset (Bias) setting is important!

通常は、電源電圧の範囲内の増幅回路の線形な部分を利用して、小さな入力信号の変化を大きな出力信号の変化に変える。

Basic Element : 定電流源 (Current Source/Sink)

最も簡単な定電流源
-> 抵抗

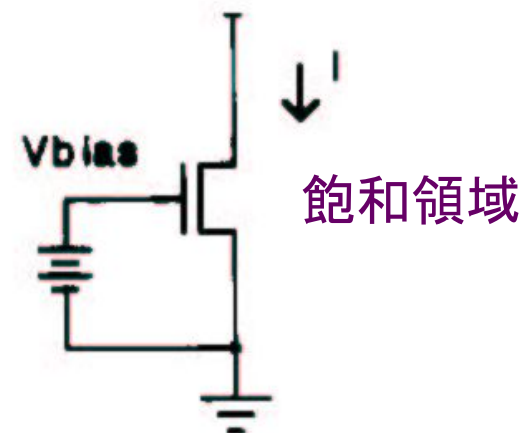
If $R1 < R2$ ならば $R1$ が変化しても
 $I \sim \text{constant}$



MOSを使った定電流源

$$I_d = \beta \frac{(V_{gs} - V_t)^2}{2}$$

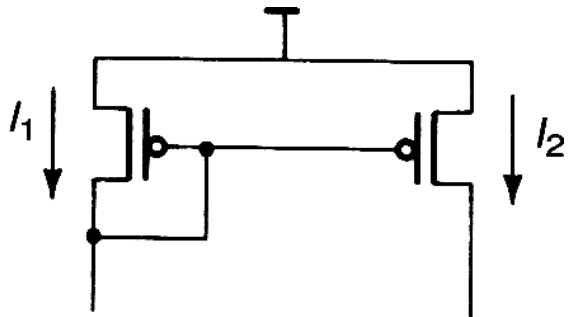
V_{ds} の値によらず一定



Current Mirror

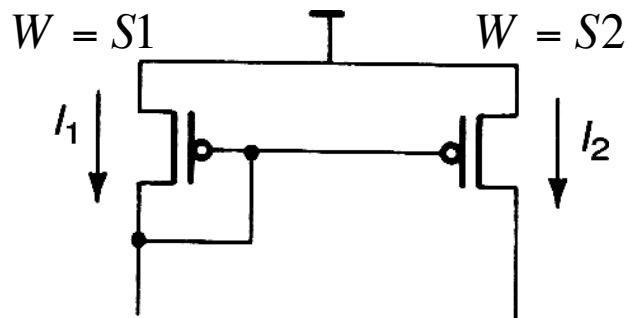
回路設計の第一は、外部電圧、温度、製品のバラツキ等によらない基準電圧／電流を得ること！

Current Mirrorは最も良く使用される基本回路。



$$I_1 = \frac{\beta}{2} (V_{gs} - V_t)^2 = I_2$$

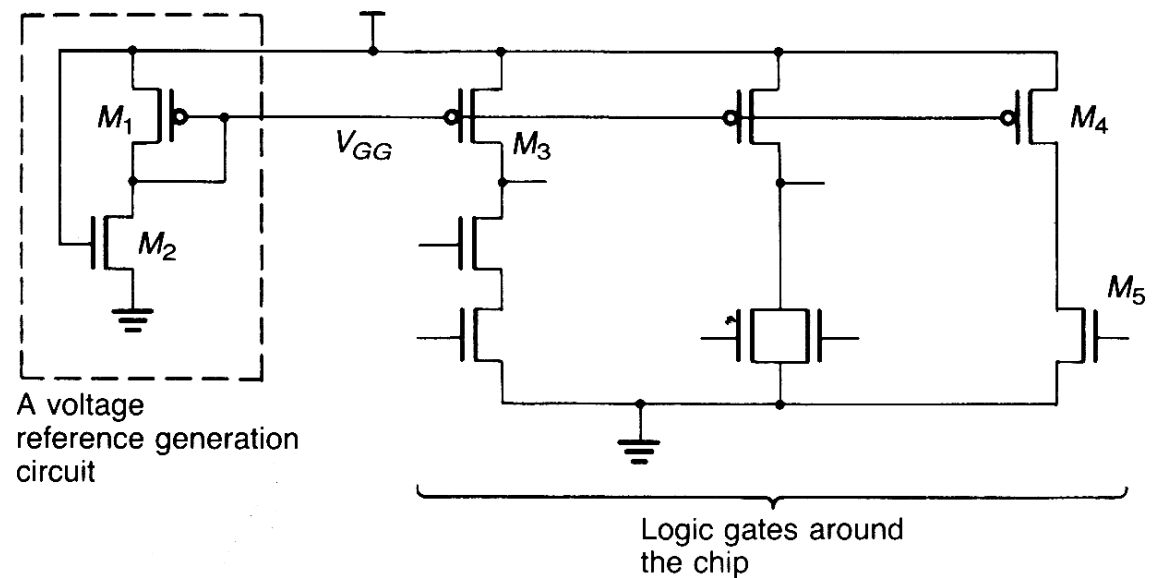
Saturation RegionではVdsによらずIdが一定。



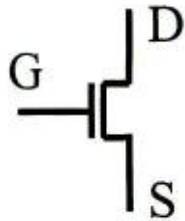
$$I_2 = \frac{S2}{S1} I_1$$

トランジスタのサイズの変更で任意の電流値が得られる。

プロセスが変化しても、回路への影響を小さく出来る。



MOS Single Stage Amplifiers



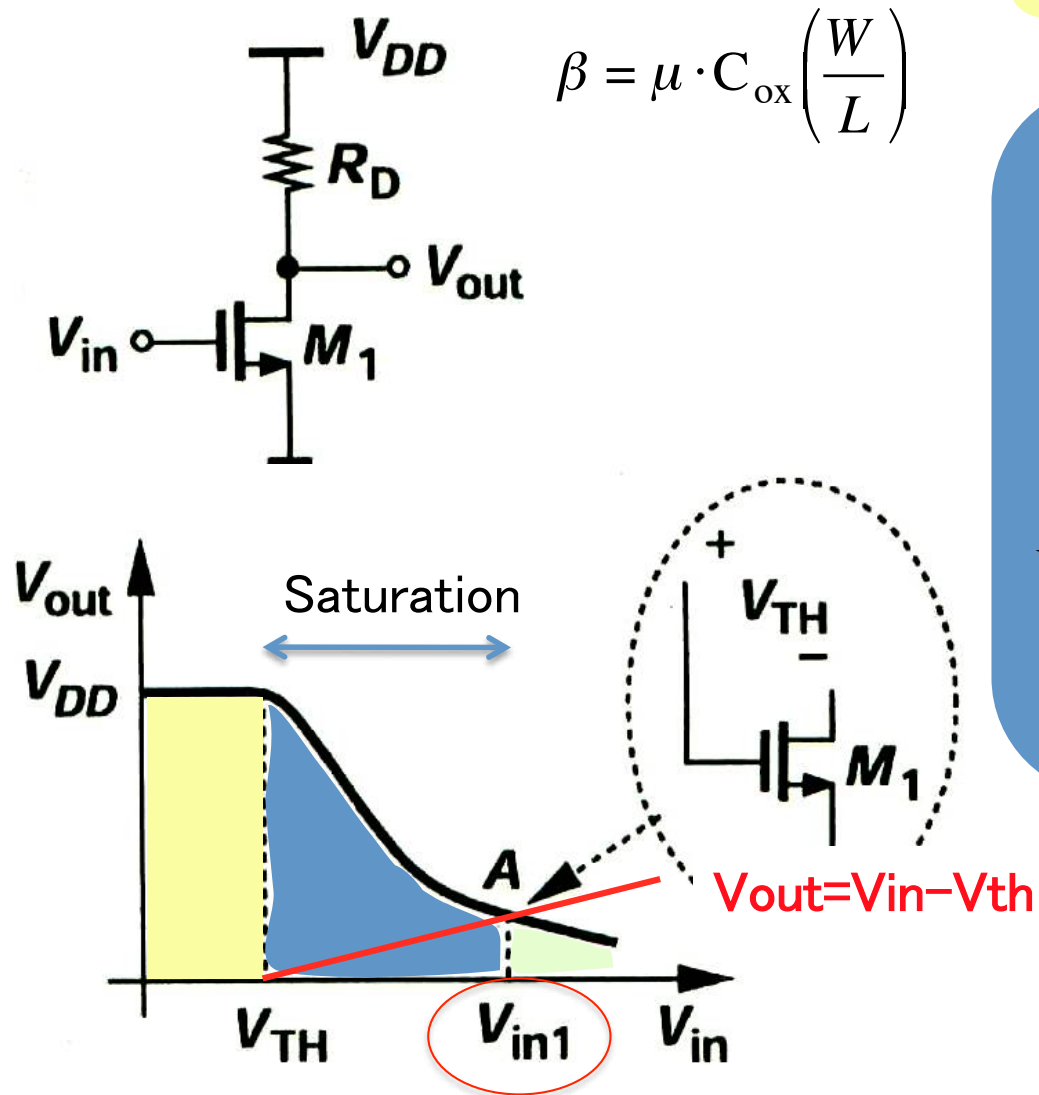
3端子素子

- ・入力端子
- ・出力端子
- ・接地端子

接地端子	用途
ソース接地	電圧－電流増幅
ドレイン接地	低出力インピーダンス 電圧レベルシフト
ゲート接地	電流－電圧増幅 低入力インピーダンス

cf. 「CMOSアナログ回路設計口座」大阪大学工学部 谷口研二
<http://www6.eie.eng.osaka-u.ac.jp/>

ソース接地増幅段 (Common Source Stage)



$V_{in} < V_{th}$ (Cut Off)

$$I_{ds} = 0 \Rightarrow V_{out} = V_{DD}$$

$0 < V_{in} - V_{th} < V_{ds}$ (Saturation)

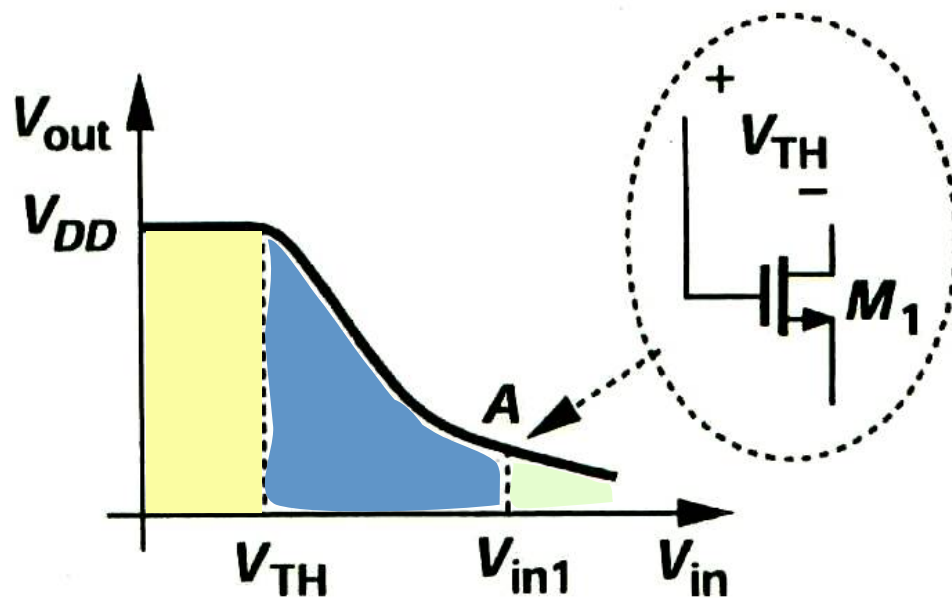
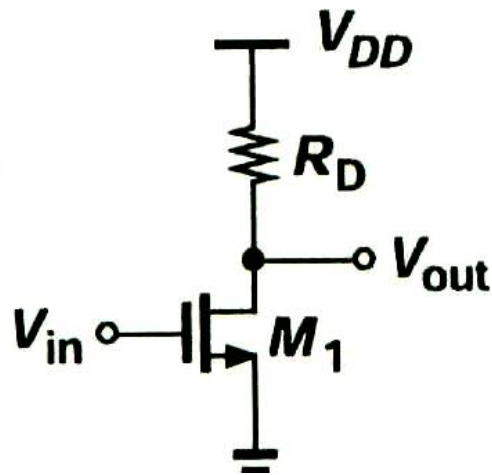
$$V_{in1} \equiv V_{ds} + V_{th} = V_{out} + V_{th}$$

$$I_{ds} = \beta \frac{(V_{gs} - V_{th})^2}{2}$$

$$V_{out} = V_{DD} - R_D I_{ds}$$

$$= V_{DD} - R_D \cdot \beta \frac{(V_{in} - V_{th})^2}{2}$$

ソース接地増幅段(続き)



$V_{in1} < V_{in}$ (Linear)

$$I_{ds} = \beta \left[(V_{gs} - V_{th}) V_{ds} - \frac{V_{ds}^2}{2} \right]$$

$$V_{out} = V_{DD} - R_D \cdot \beta \left[(V_{in} - V_{th}) V_{out} - \frac{V_{out}^2}{2} \right]$$

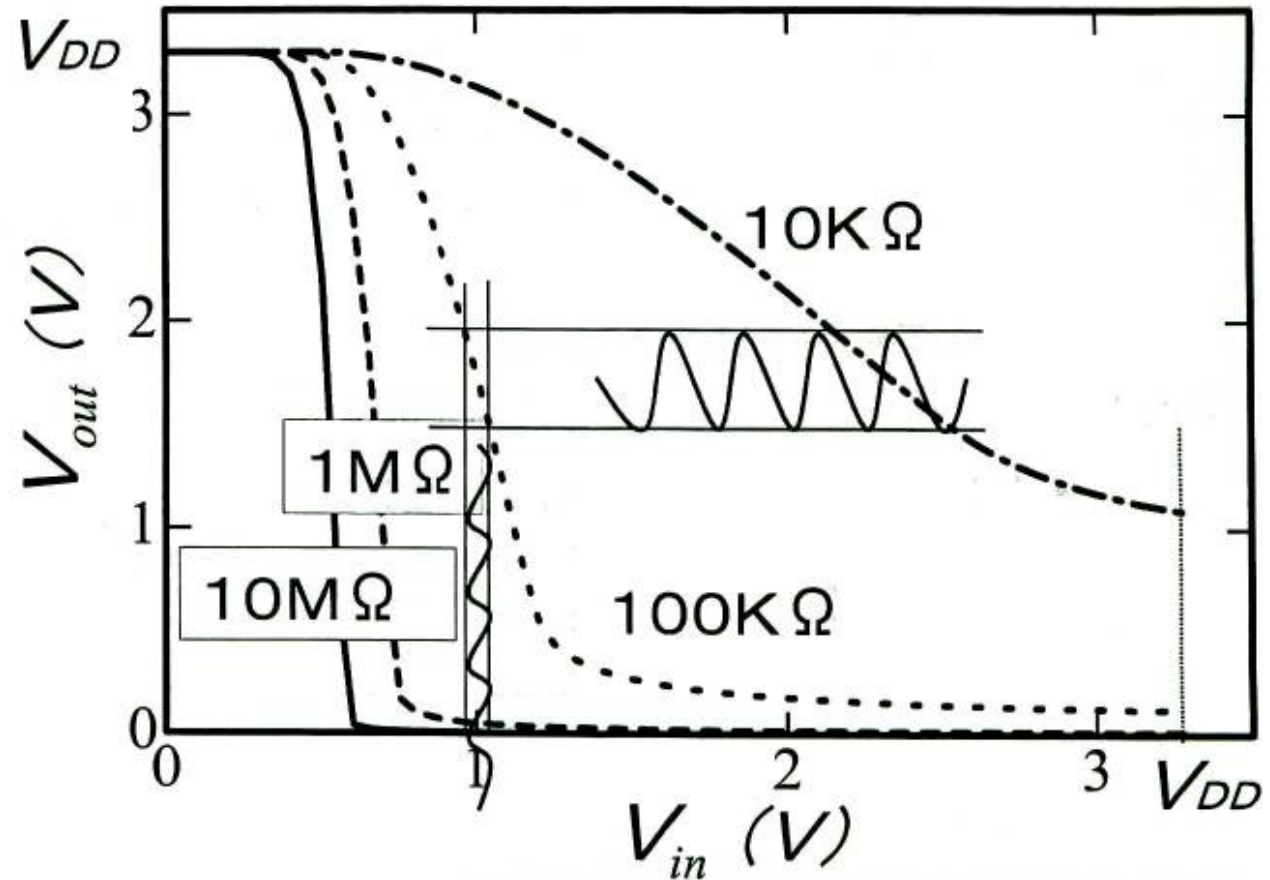
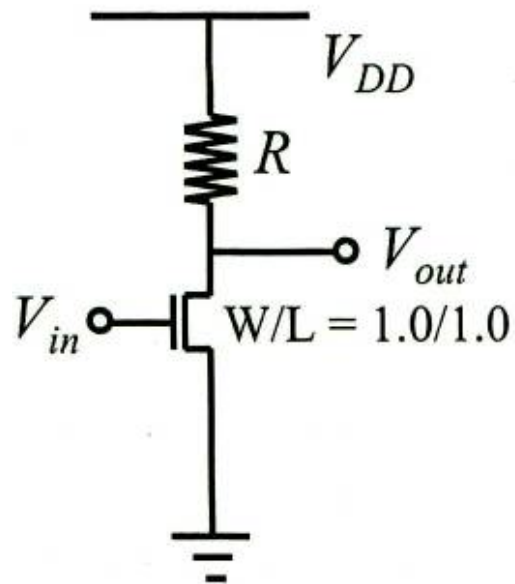
V_{out} が小さければ最後の項を無視して

$$V_{out} = V_{DD} - R_D \cdot \beta [(V_{in} - V_{th}) V_{out}]$$

$$V_{out} = \frac{V_{DD}}{1 + R_D \cdot \beta (V_{in} - V_{th})}$$

増幅回路

→ 適切なバイアスを与えることが重要

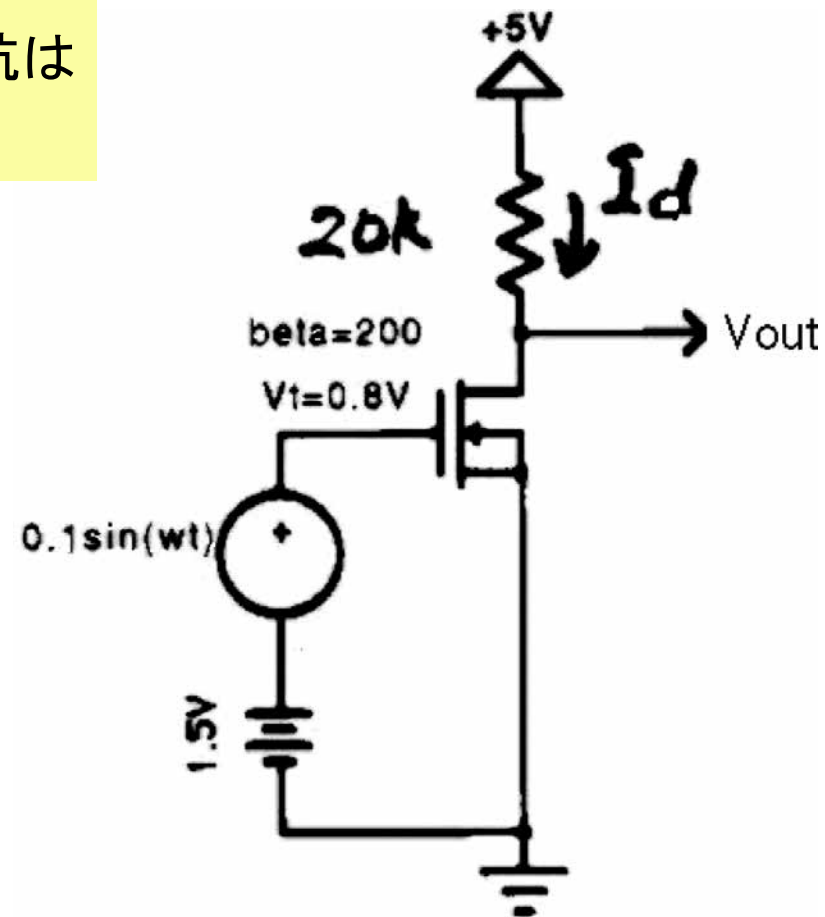


Rが大きければ増幅度は上がるが、電流値が減るので速度が遅くなる。

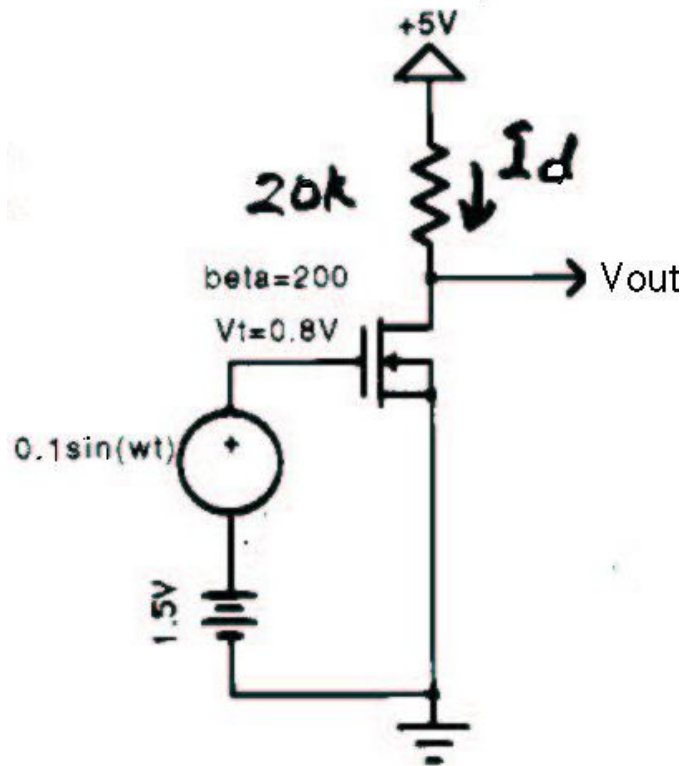
実は常に適切なバイアスを安定的に与える事は難しい。
→ フィードバック回路

問題

右図の V_{out} を求めよ
但しトランジスタの出力抵抗は
無限大として無視する。



$V_t = 0.8V$, $\beta = 200 \mu A/V^2$, Saturation Region



AC Voltage gain:

$$\begin{aligned} G &= -g_m \times R \\ &= -140 \left[\frac{\mu A}{V} \right] \times 20 [k\Omega] \\ &= -2.8 \end{aligned}$$

DC Analysis:

$$\begin{aligned} I_d &= \frac{\beta}{2} (V_{gs} - V_t)^2 \\ &= 100 \times (1.5 - 0.8)^2 \\ &= 49 \mu A \approx 50 \mu A \\ V_{out} &= 5 - 20 k\Omega \times 50 \mu A \\ &= 4 V \\ g_m &= \beta (V_{gs} - V_{th}) \\ &= 200 \times (1.5 - 0.8) \\ &= 140 \left[\frac{\mu A}{V} \right] (= \mu S) \end{aligned}$$

Output Voltage:

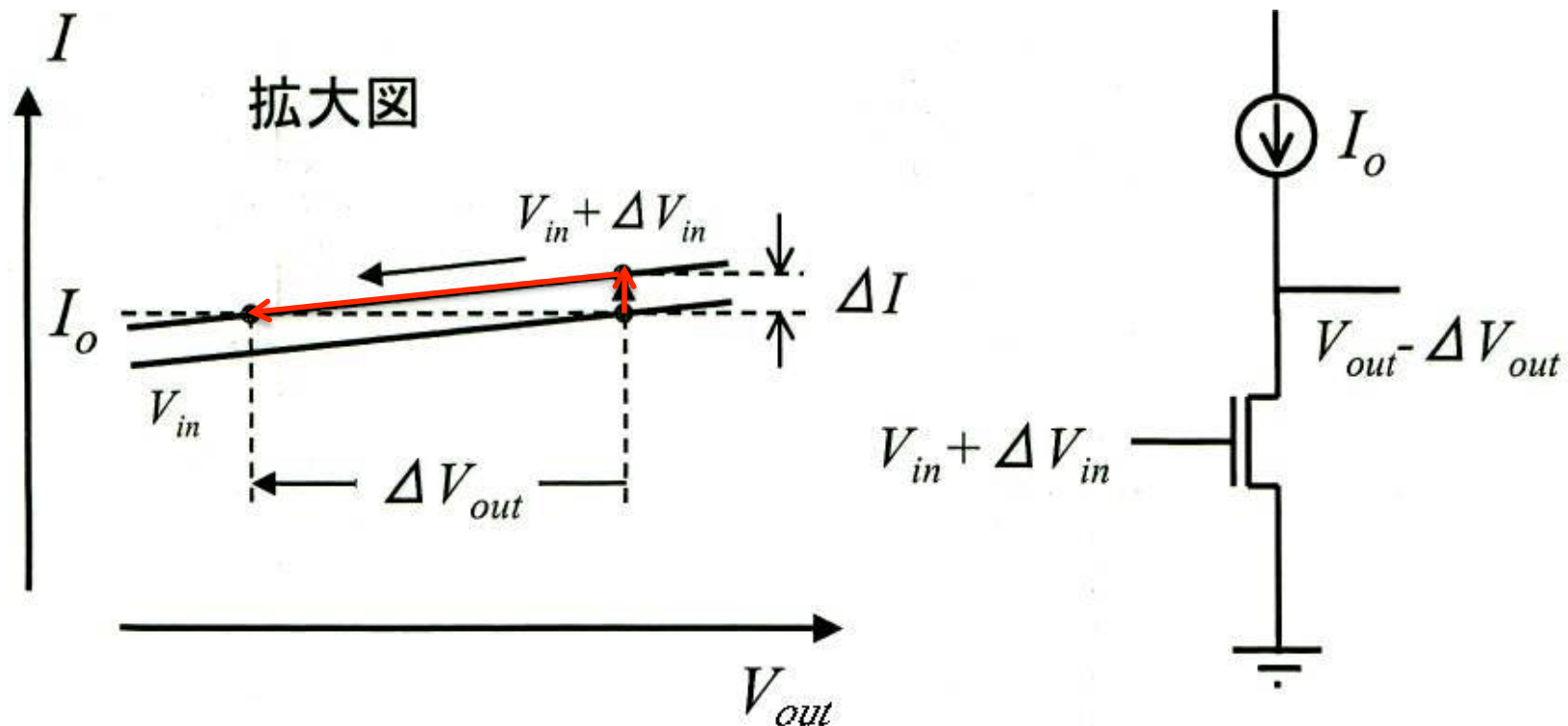
$$V_{out} = 4 - 0.28 \cdot \sin(\omega t) [V]$$

Current Source Load

$A_v = -g_m(r_o // R_D)$ から電圧利得を上げるには、 R_D を増加させたい。

そこで、負荷を電流源で置き換える。

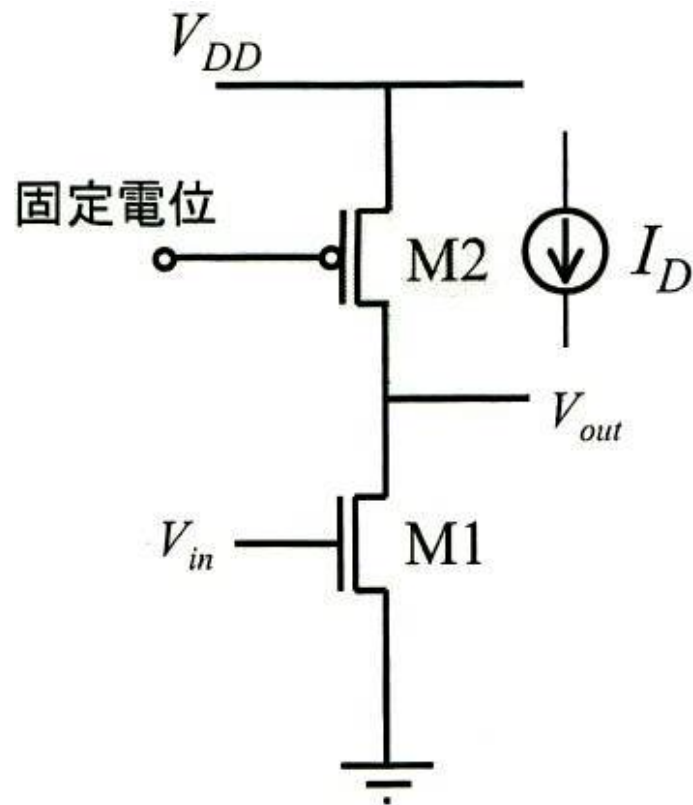
電流源のインピーダンスは理想的には無限大なので利得は $A_v = -g_m \cdot r_o$ となる。



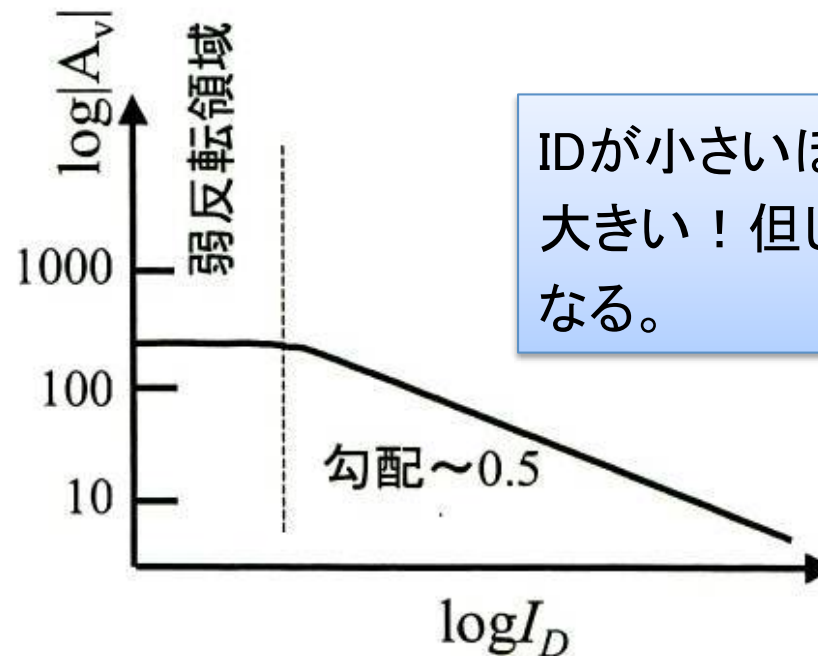
Current Source Load (cont.)

実際の回路は下図のようになる。

$$g_m = \sqrt{2\beta I_D}$$
$$r_o = \frac{1}{\lambda I_D}$$

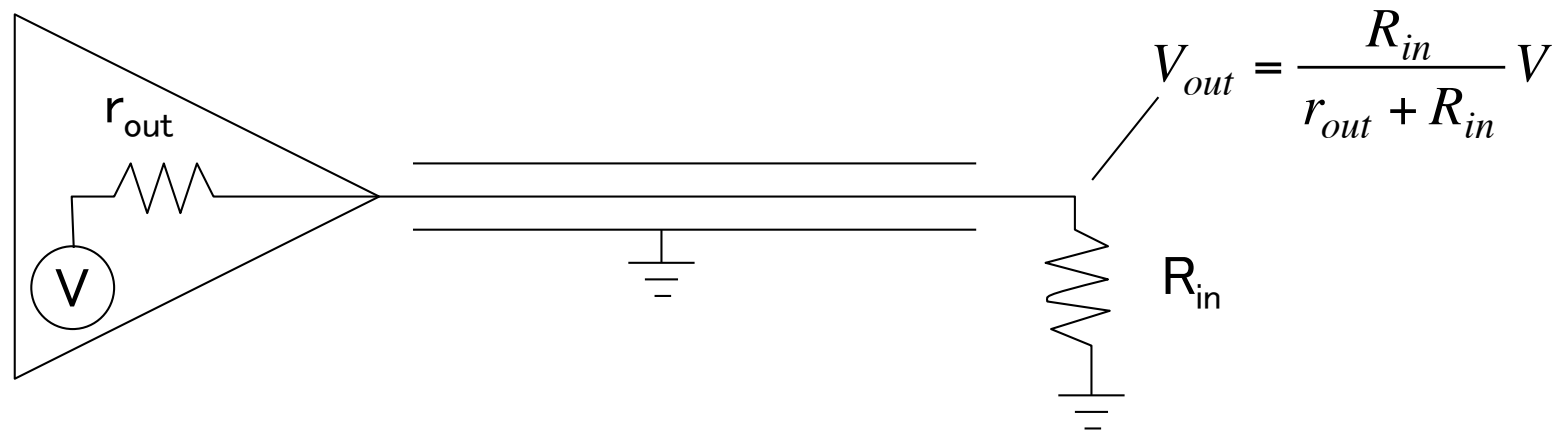


$$A_v = -g_m (r_{o1} \parallel r_{o2})$$
$$= -\frac{\sqrt{2\beta_1 I_D}}{I_D (\lambda_1 + \lambda_2)} = -\frac{\sqrt{2\beta_1}}{(\lambda_1 + \lambda_2) \sqrt{I_D}}$$



I_D が小さいほど利得は大きい！但し速度は遅くなる。

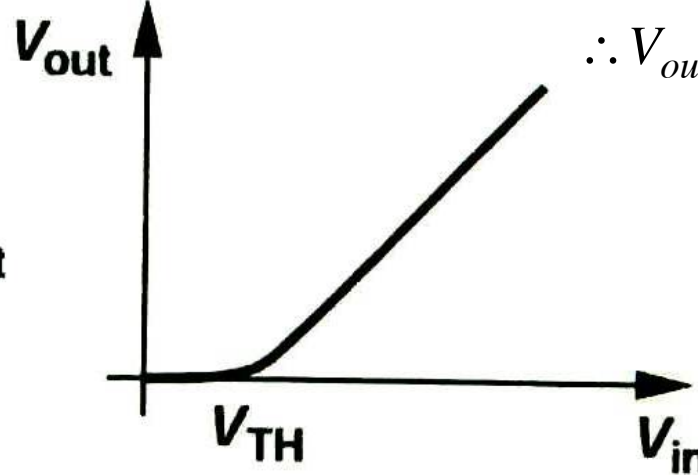
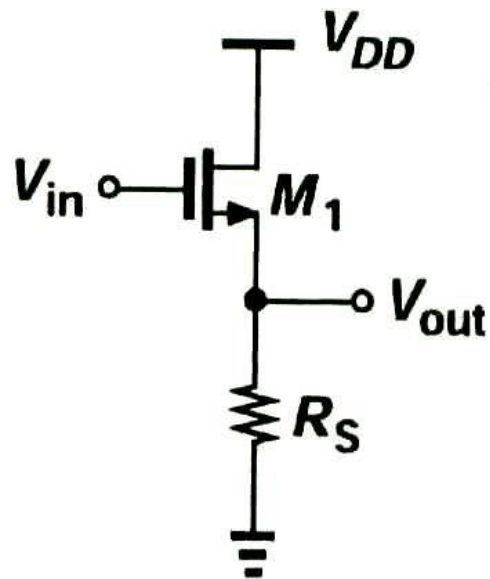
ドレイン接地 (Source Follower)



ソース接地では利得を上げるには、出力抵抗を高くした方が良かったが、この出力を低インピーダンスの回路(例えば同軸ケーブル)に繋ぐと、信号は小さくなってしまう。

最も簡単な低出力インピーダンス回路がソースフォロワー。

ソースフォロワー(続き)



$$I = \frac{\beta}{2} (V_{in} - V_{out} - V_{th})^2$$

$$\therefore V_{out} = V_{in} - V_{th} - \sqrt{\frac{2I}{\beta}} = V_{in} - \text{const.}$$

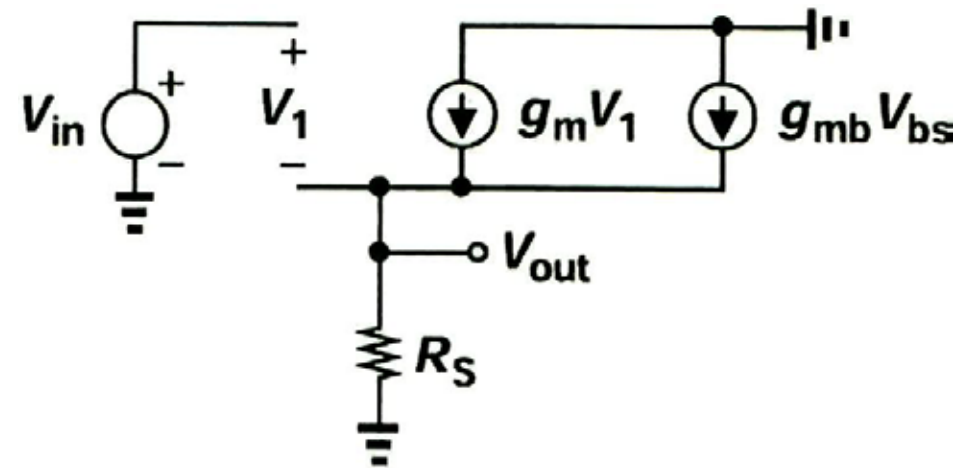
Vout は Vin にほぼ追従。

$$A_v = \frac{g_m R_s}{1 + (g_m + g_{mb}) R_s}$$

$$\Rightarrow \frac{g_m R_s}{(g_m + g_{mb}) R_s} = \frac{1}{1 + \eta} \approx 1$$

($\eta \sim 0.2$)

利得はほぼ1。



ゲート接地増幅回路 (Common Gate Stage)

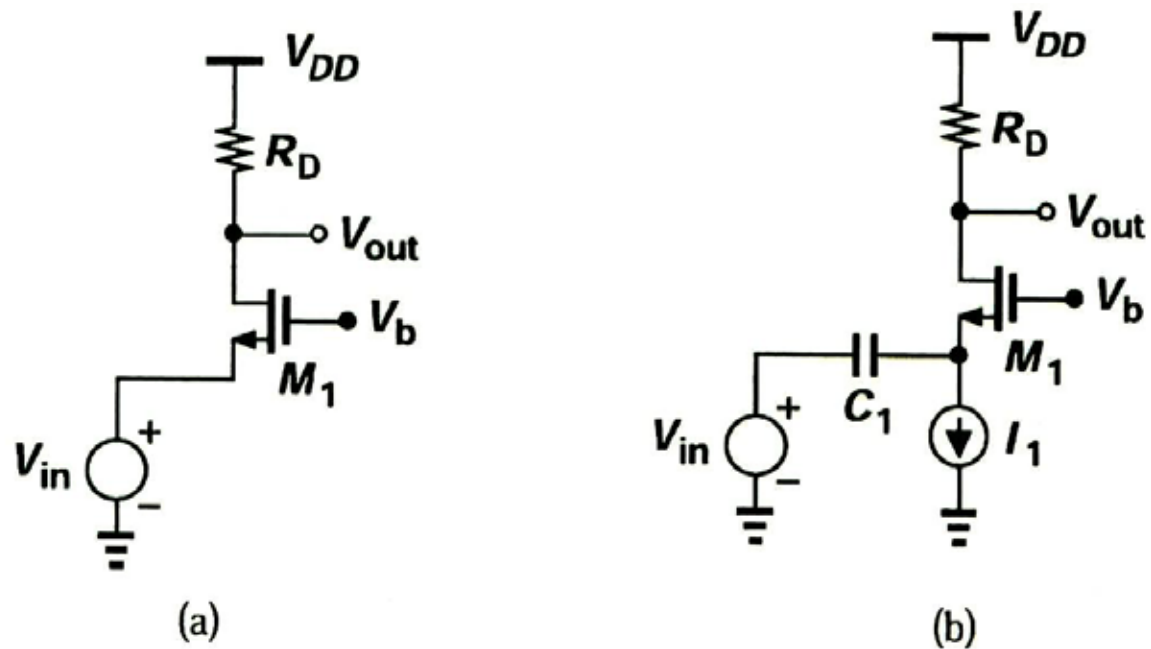
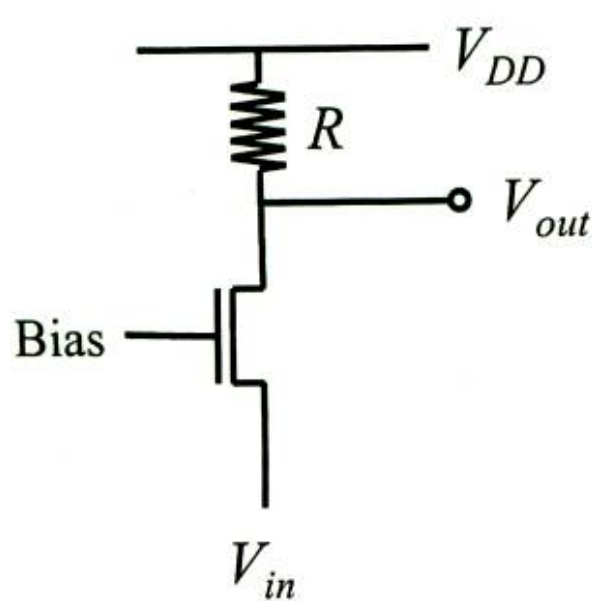


図3.40 (a) 入力が直接結合されたゲート接地増幅段,
(b) 入力容量結合されたゲート接地増幅段.

バイアス電流が信号源を流れるので、これが嫌な場合(b)のようにする。

ゲート接地増幅回路(続き)



$$\Delta I_{out} = g_m \Delta V_{in}$$

一方

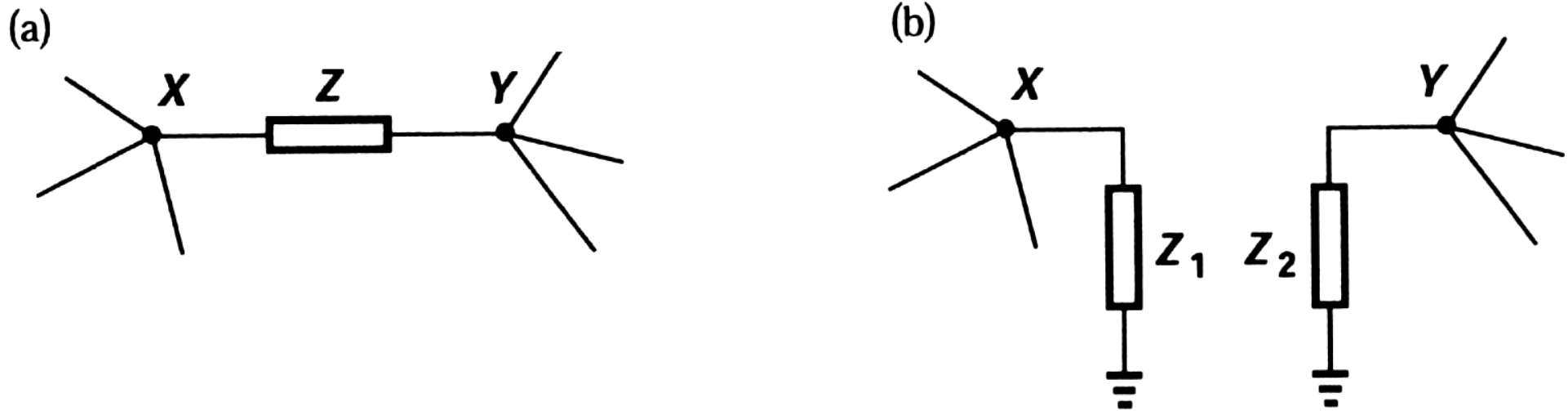
$$\Delta I_{out} = \frac{\Delta V_{out}}{r_o \parallel R}$$

$$A_V \equiv \frac{\Delta V_{out}}{\Delta V_{in}} = \frac{r_o \parallel R}{\frac{1}{g_m}} = g_m (r_o \parallel R)$$

電流—電圧変換
低入力インピーダンス

Miller Effect

Miller's Theorem



(a)の回路が(b)の回路に変換出来るとすると、

$$Z_1 = Z/(1-A_V), \quad Z_2 = Z/(1-A_V^{-1}) \text{となる。}$$

ここで $A_V = V_Y/V_X$.

[証明]

Z を X から Y 方向に流れる電流は $(V_X - V_Y)/Z$ 。

ふたつの回路が等しくなる為には、これと同じ電流が Z_1 を流れる必要が有る。

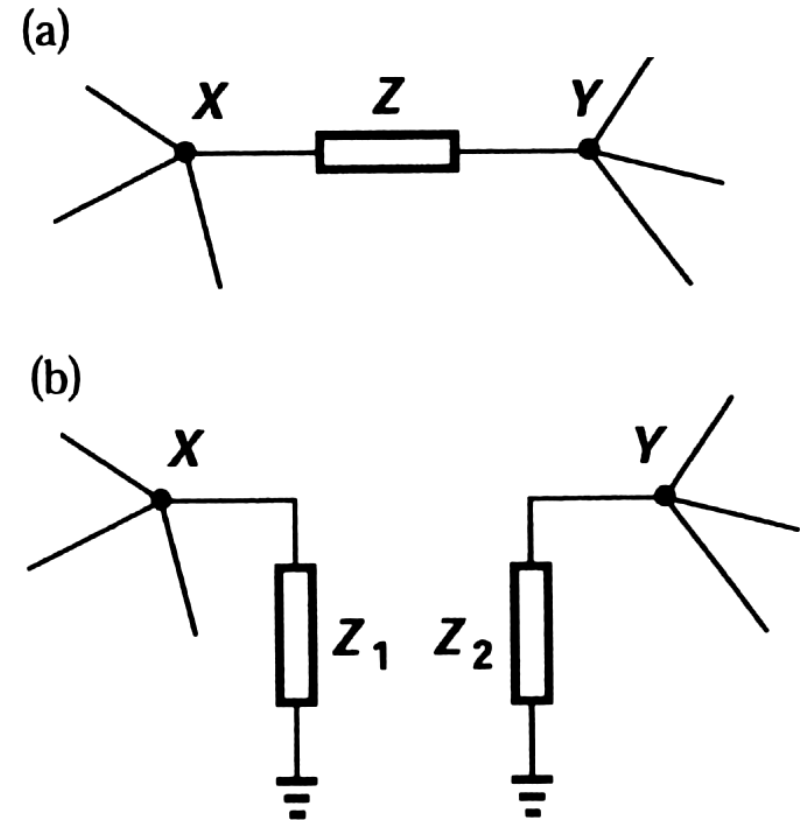
$$\frac{V_X - V_Y}{Z} = \frac{V_X}{Z_1}$$

が成り立つ。これより

$$Z_1 = \frac{Z}{1 - \frac{V_Y}{V_X}} = \frac{Z}{1 - A_V}$$

また同様に

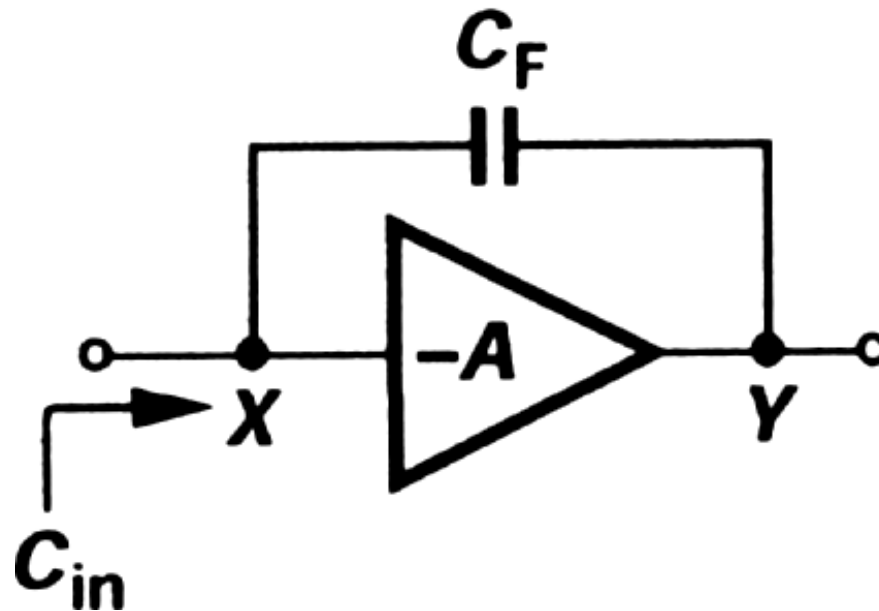
$$Z_2 = \frac{Z}{1 - \frac{V_X}{V_Y}} = \frac{Z}{1 - A_V^{-1}}$$



[問題]

下図の回路の入力容量を求めよ。

ここで電圧増幅器は負の利得 $-A$ を持ち、他の特性は理想的であるとする。



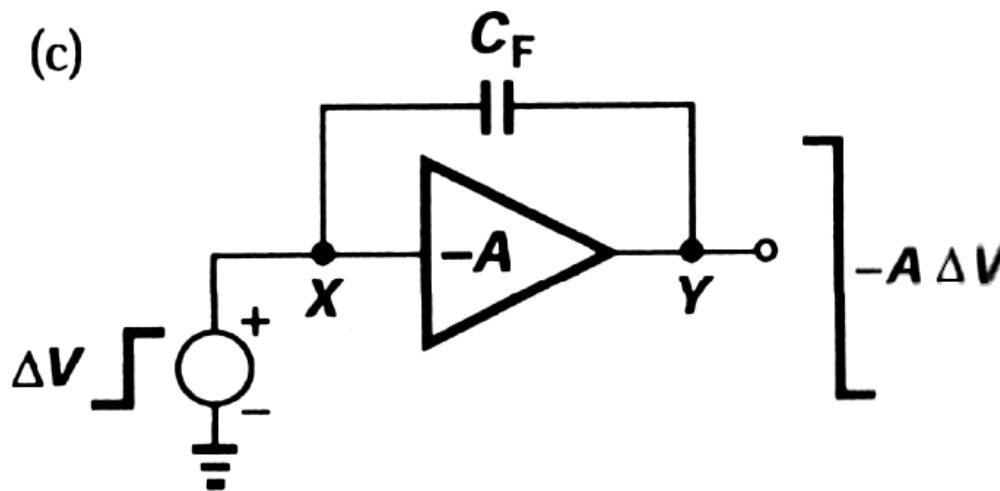
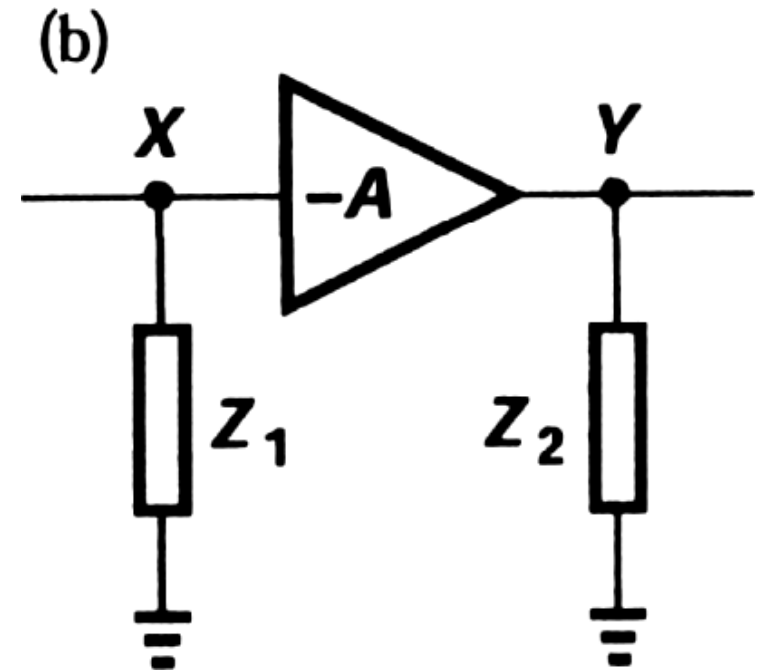
[解答]

ミラーの定理を用いて (b) の回路に変換すると、 $Z=1/(C_F s)$ であるので

$$Z_1 = [1/(C_F s)]/(1+A)$$

となる。

したがって、入力容量は $C_F(1+A)$ となる。



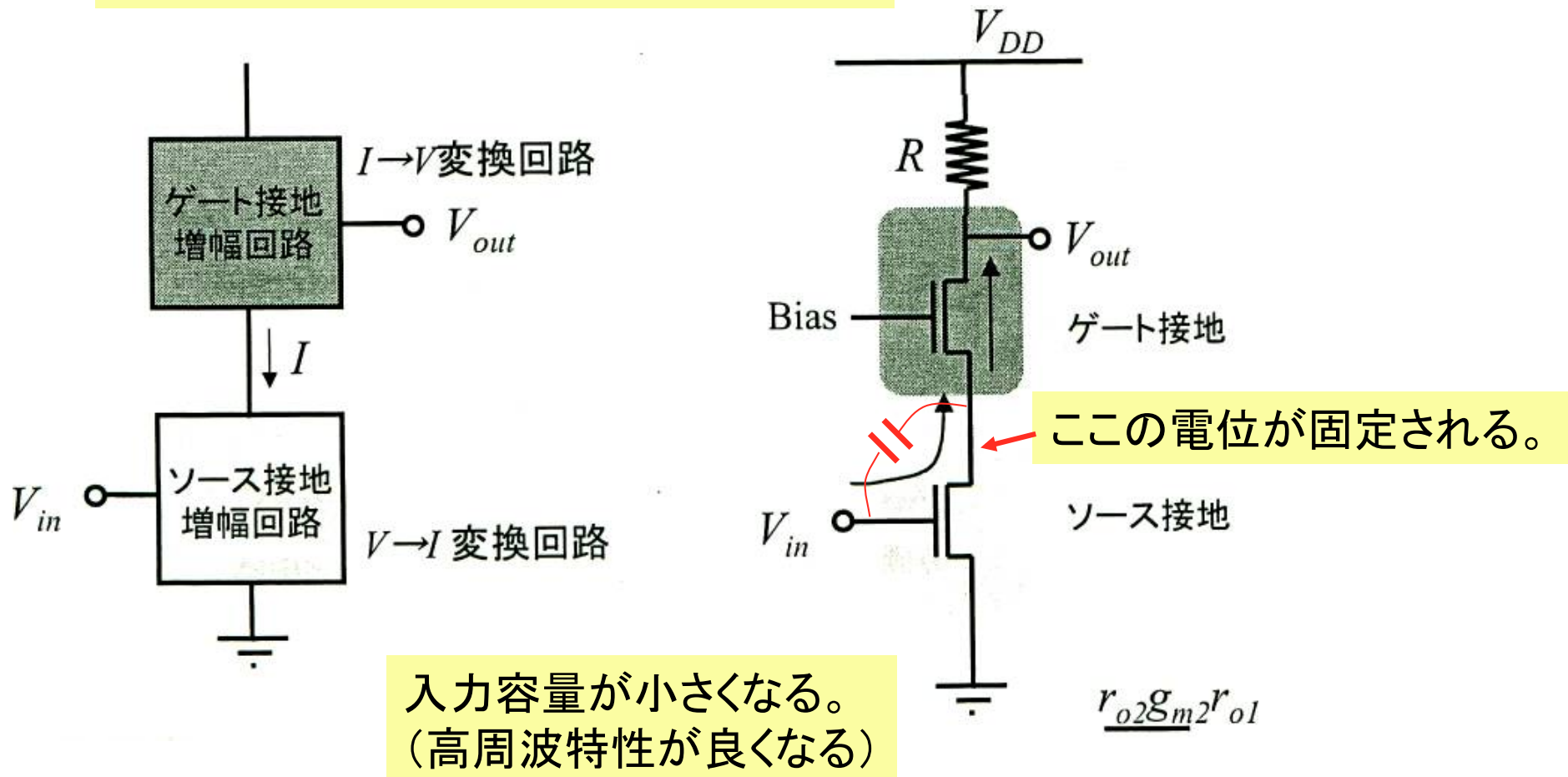
なぜ $(1+A)$ 倍されたか？

Xでの電圧変化 ΔV が Y では $-A\Delta V$ となり C_F の両端にかかる電圧が $(1+A)\Delta V$ となる。

このため、等価入力容量は $(1+A)C_F$ となる。

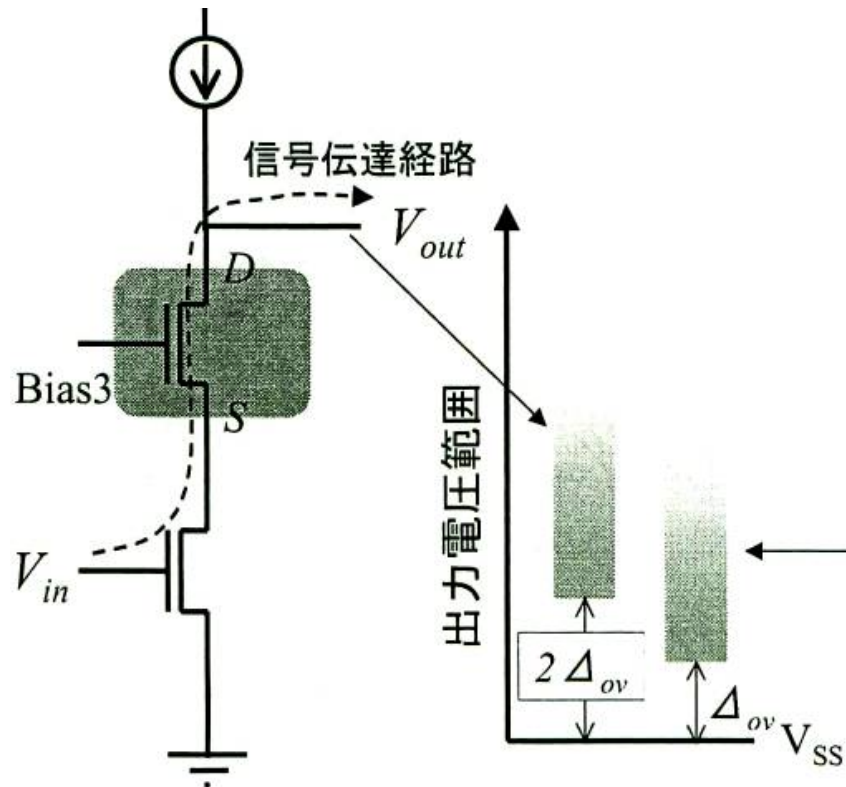
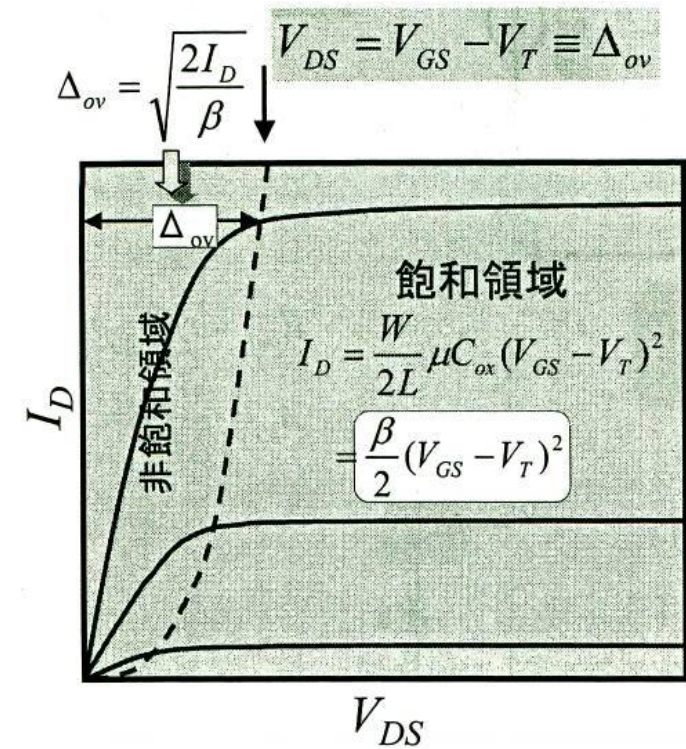
カスコード(cascode)増幅回路

出力抵抗が大きくなり増幅率が上がる。

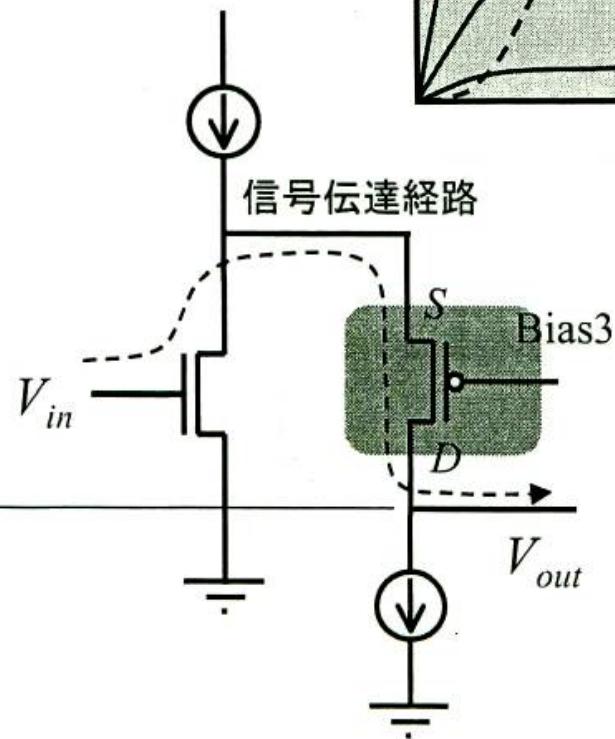


出力電圧幅を広げる

(フォールディッド・カスコード)



縦積みカスコード増幅器

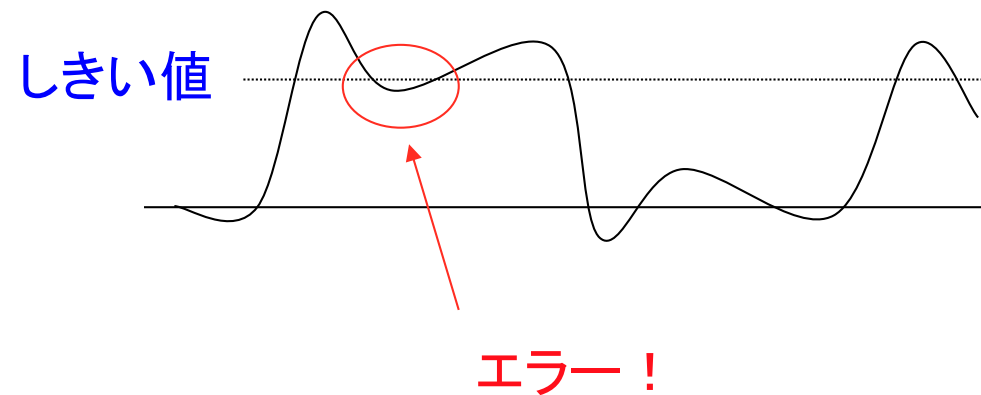
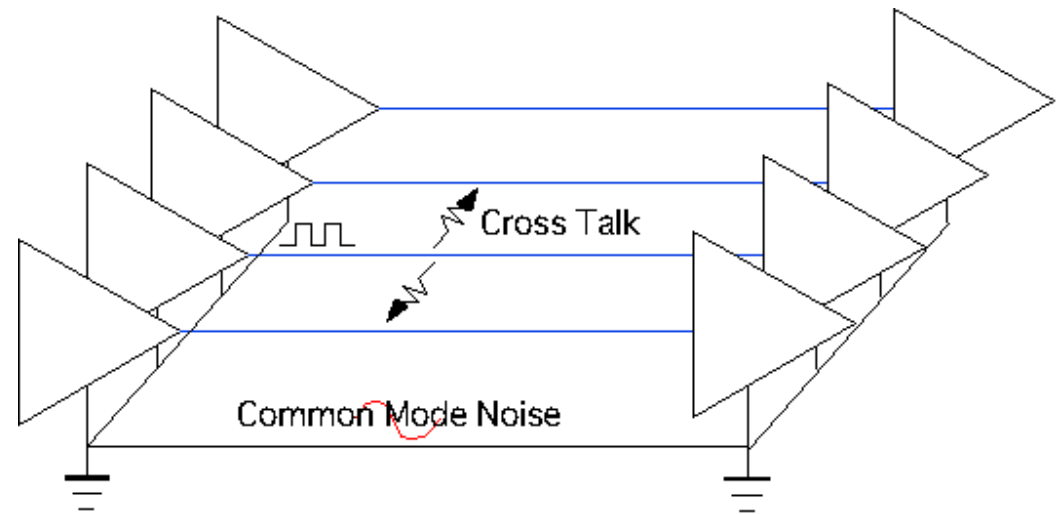


折り返しカスコード増幅器

共通のリターンパス(グラウンド)を使い、ひとつの信号を1本の線で送る。

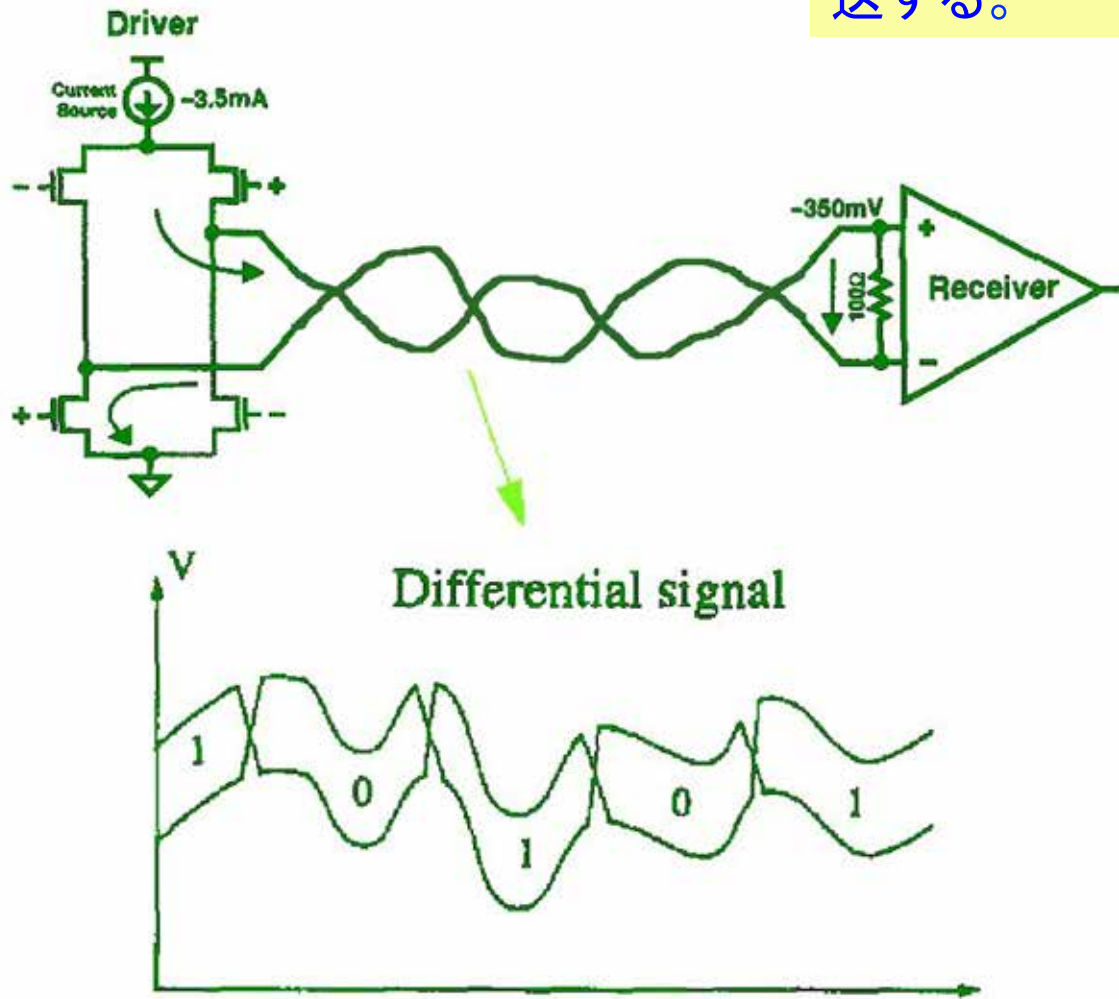
Single End :

- Common Modeノイズに弱い。
- Cross Talkが大きい
- 高速、長距離伝送に向かない。
- 消費電力が大きい。
- 信号線の数が少ない。
- 回路が単純。



差動 (Differential) 信号伝送

逆の位相を持った信号を1対の信号線で伝送する。

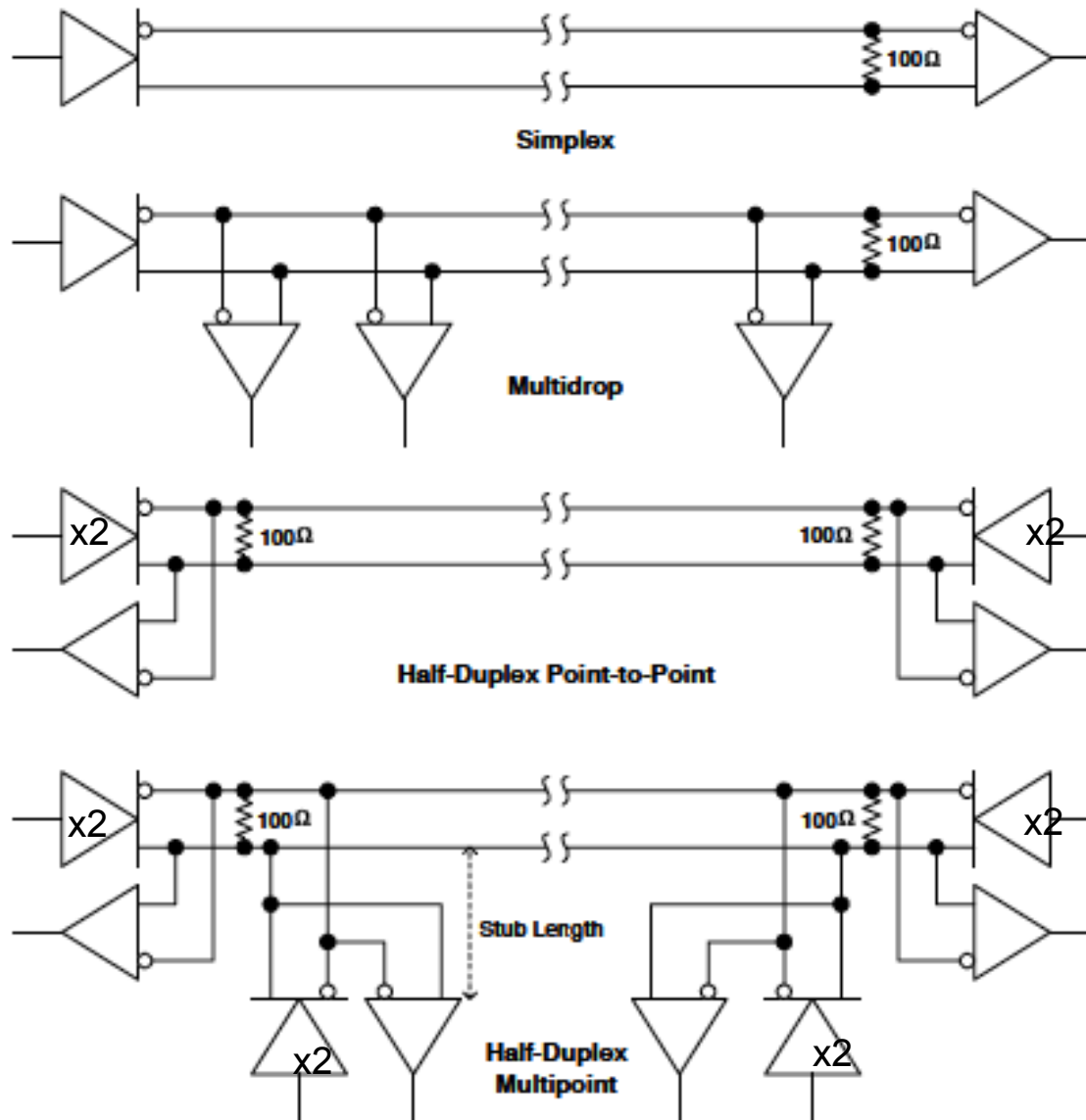


- 同相ノイズの影響を受けにくい。
- 電流値が一定なのでノイズをあまり出さない
- 信号が小振幅
- クロストークが少ない。
- 長距離、高速信号向き。
- 低消費電力
- 信号/ピン数が多い。
- 回路が複雑。

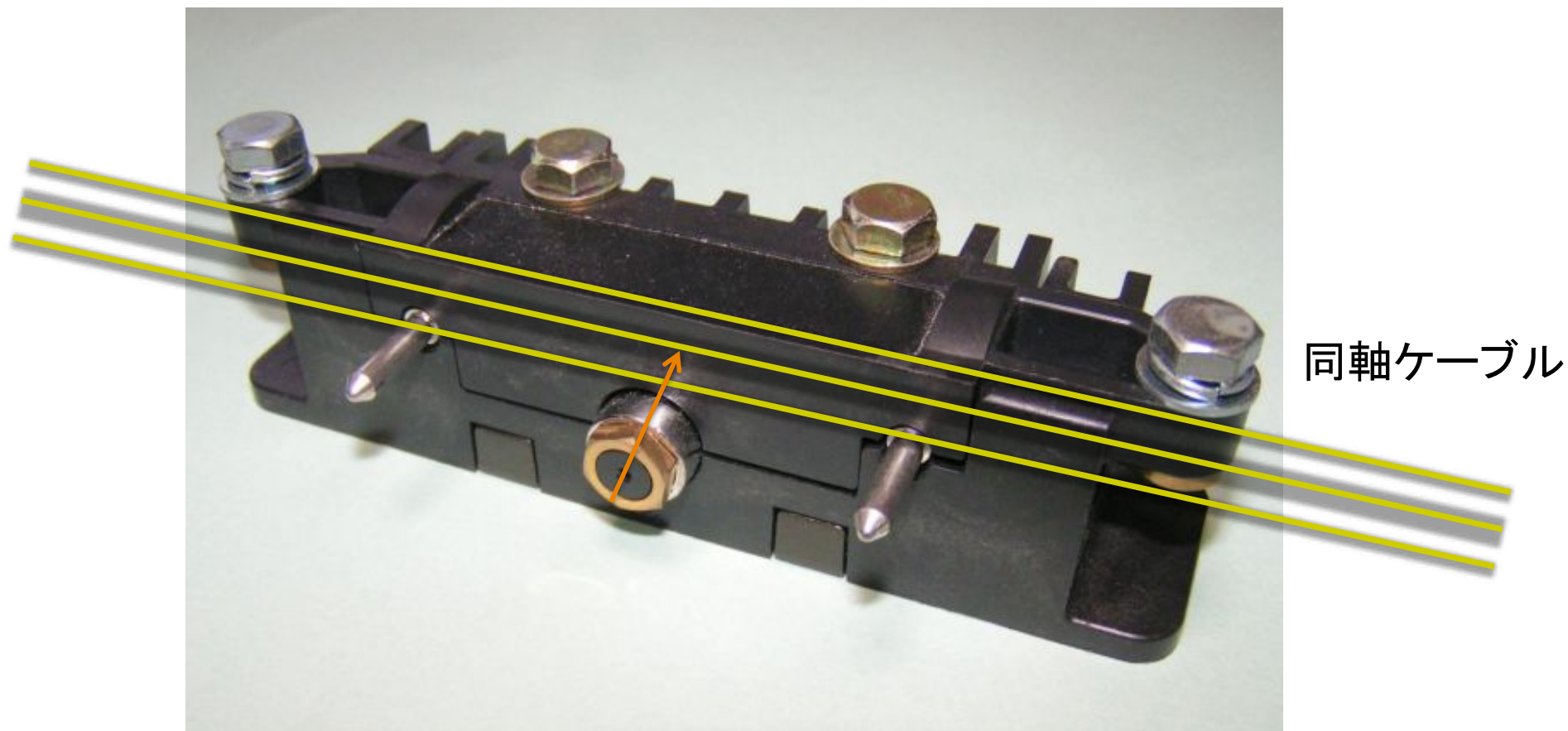
- Ethernet (10/100/1G Base-T) ツイステッドペア。
- LVDS (Low Voltage Differential Signaling) LVDS-SCSI(磁気ディスク等), 液晶ディスプレイ等。

接続形態

高速信号伝送なのでインピーダンスマッチングは必要。
通常は1対1接続だが、1対N, N対N接続等もある。



初期のEthernet



10BASE-5 Tap

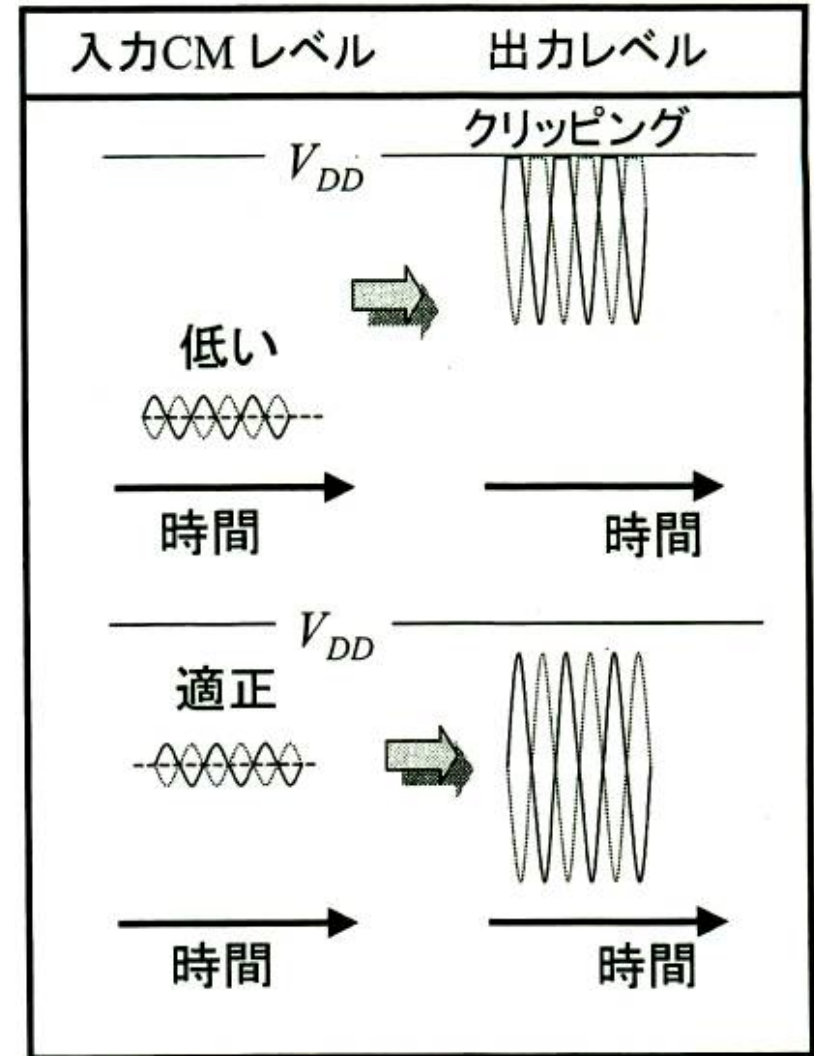
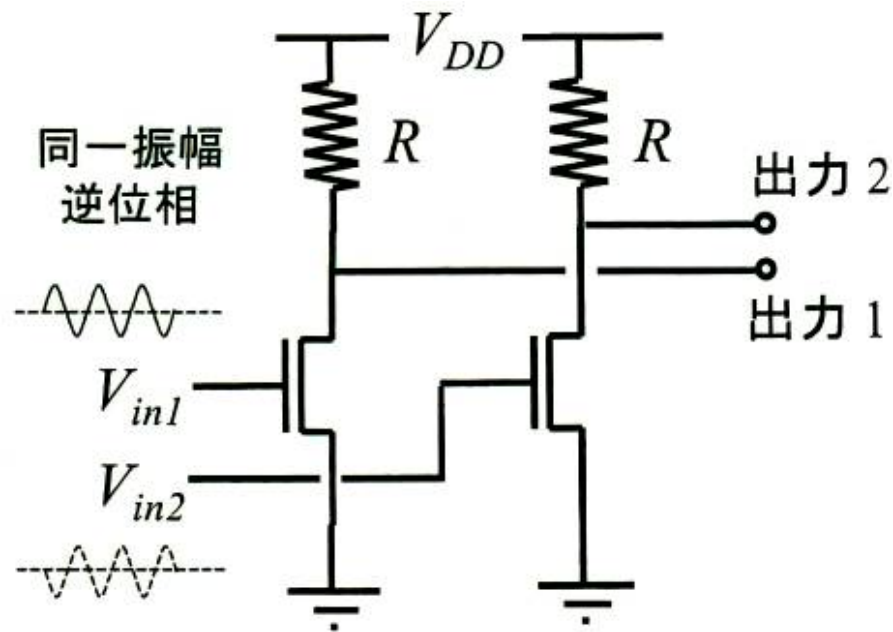
現在のEthernet



Twisted Pair (差動ケーブル)

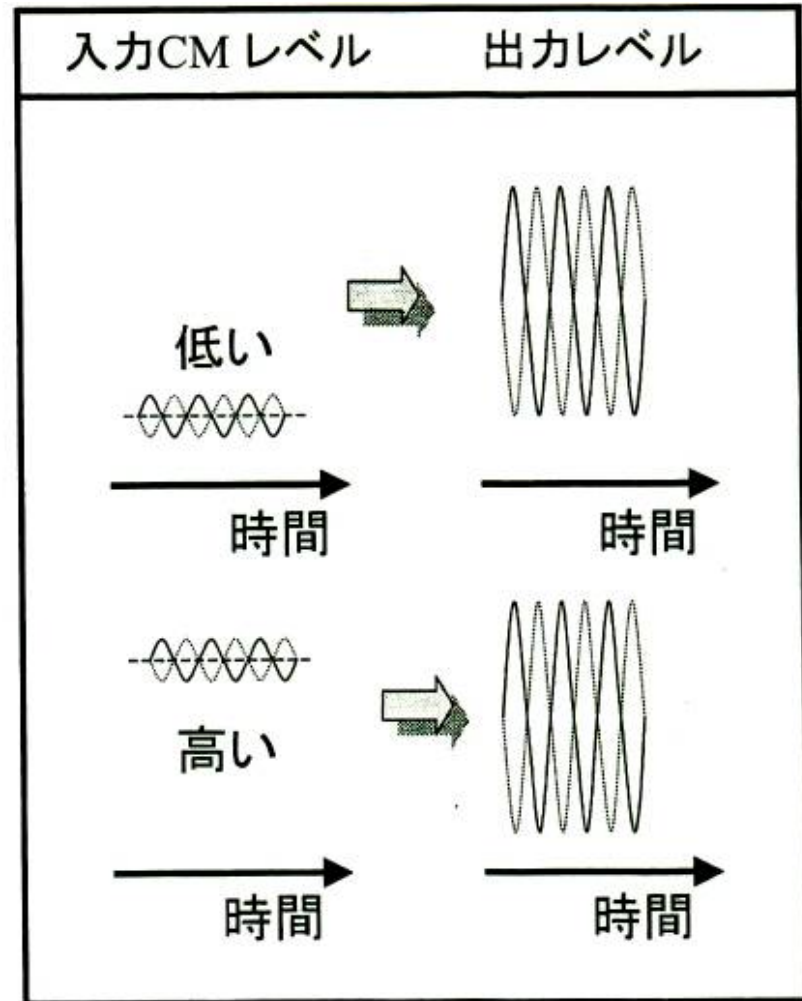
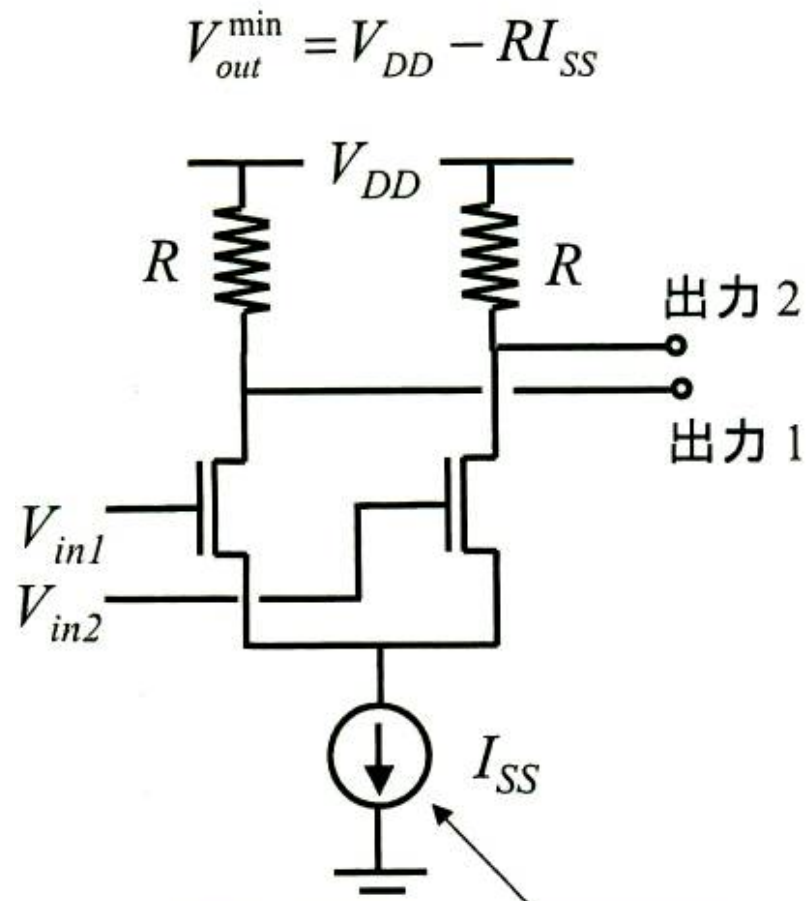
Differential Signal Amplification

単に1段増幅回路を2つ使ったのでは



Common Mode Noise (同相ノイズ)に弱い。

Differential Signal Amplifier



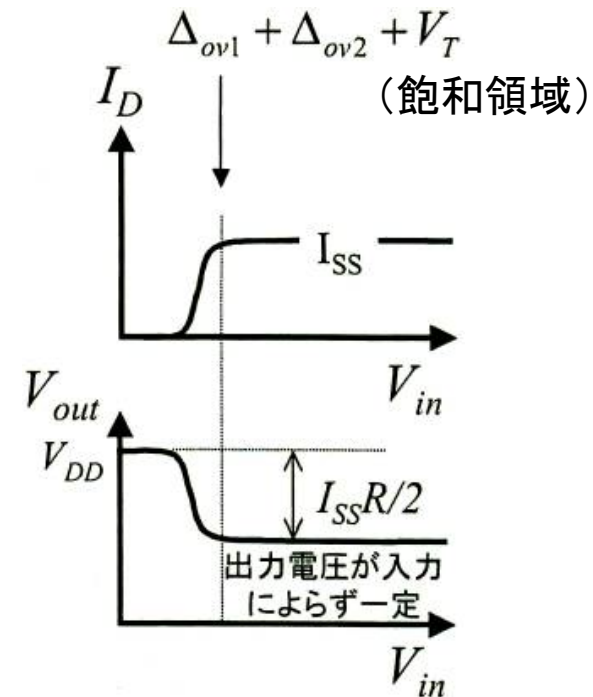
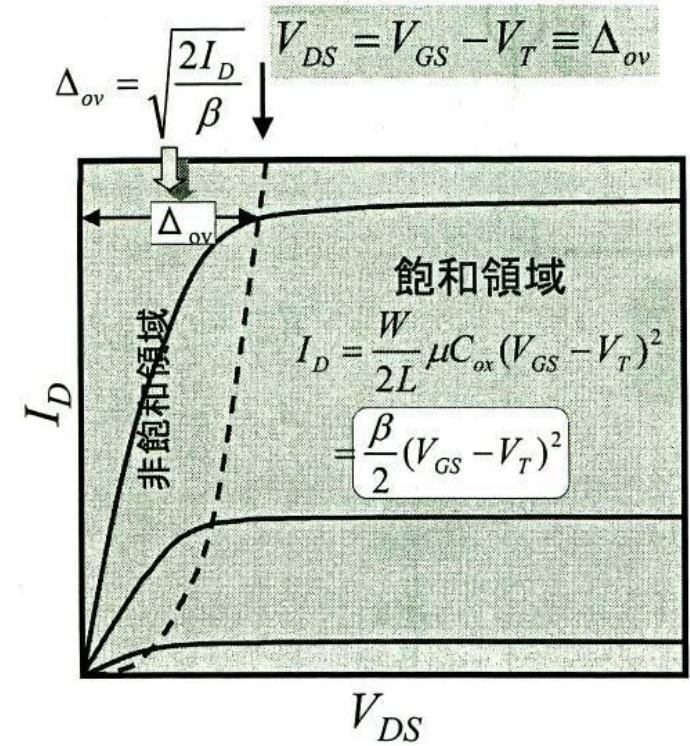
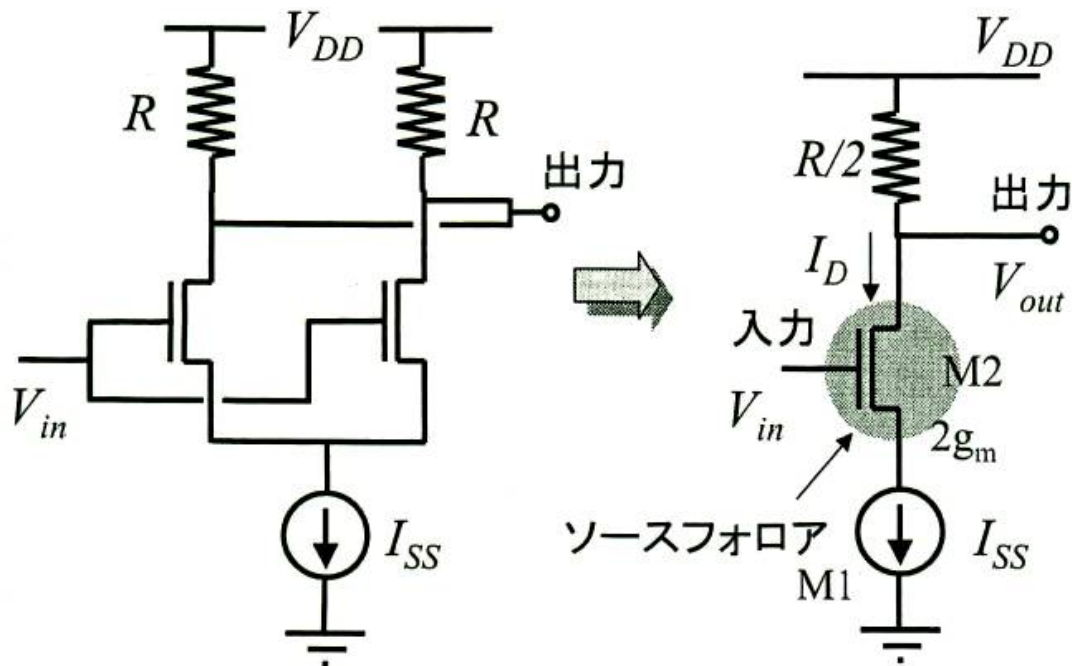
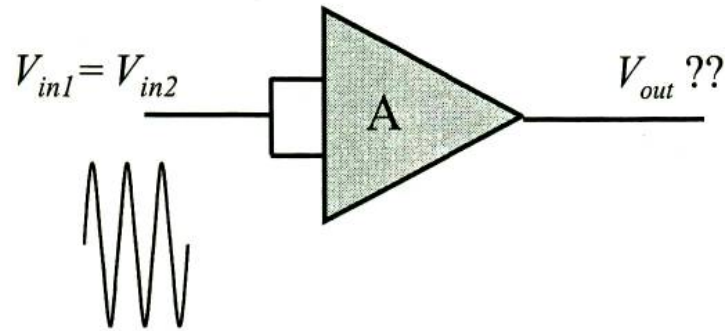
この電流をうまく調整すれば



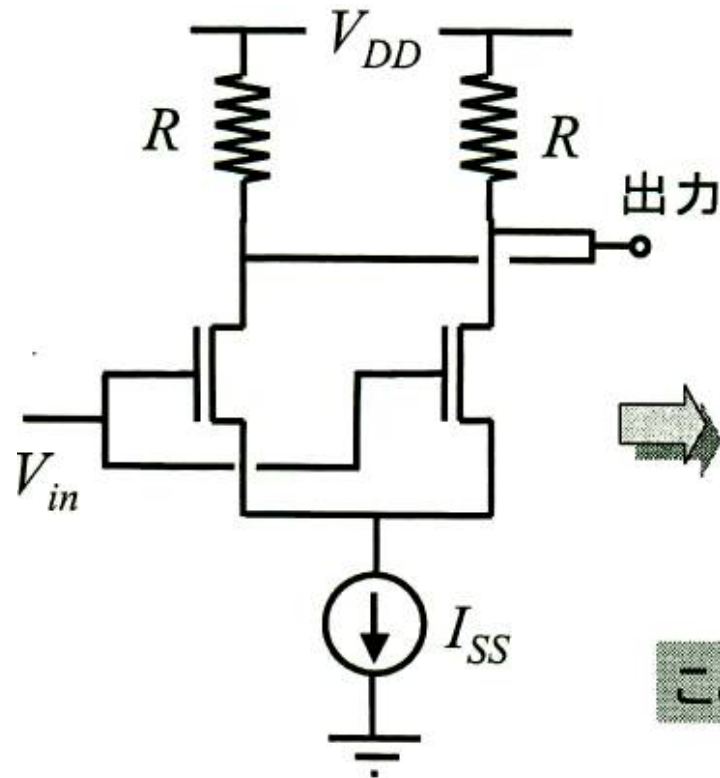
出力電圧レベルが揃う

Common Mode Noiseに強くなり、小振幅信号で伝送できる。

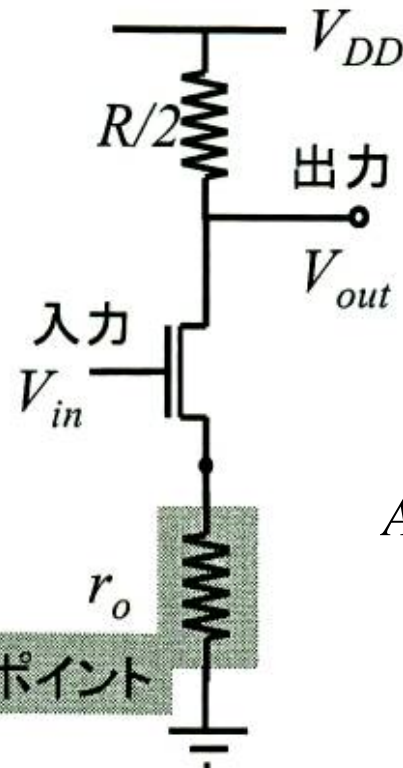
Common Mode Characteristic



Common Mode Gain



ここがポイント

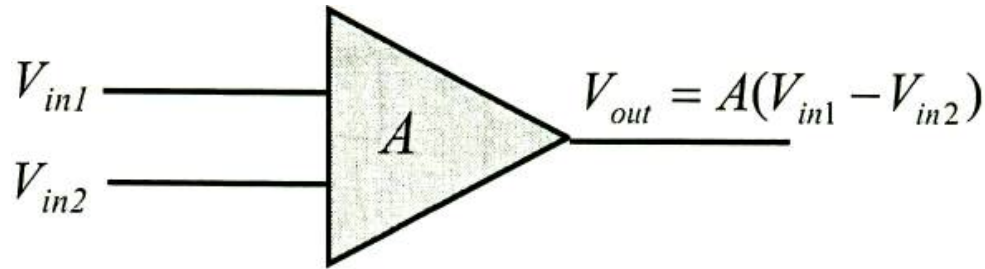


出来るだけ小さい事が望ましい。

$$A_V^{CM} = \frac{\Delta V_{out}}{\Delta V_{in}} = - \frac{R/2}{\underbrace{1/2g_m + r_o}_{\text{大きい}}}$$

同相ノイズは増幅しない！

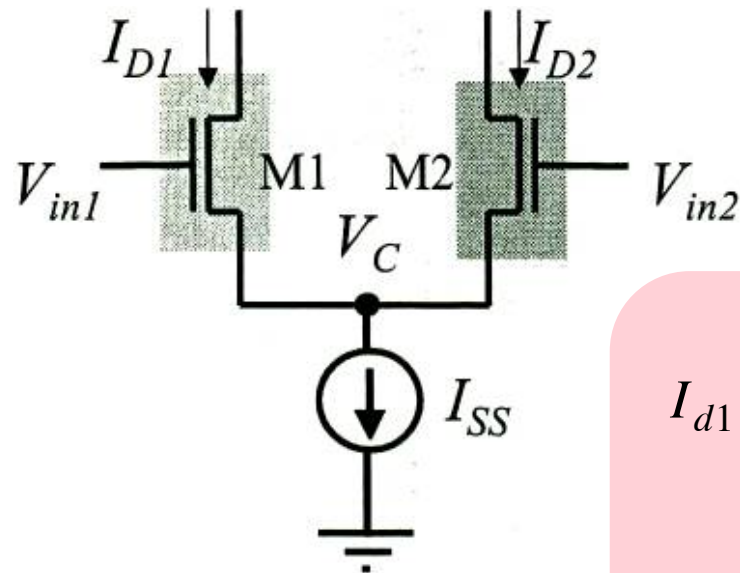
Differential Input mode



$$I_{d1} = \frac{\beta}{2} (V_{in1} - V_C - V_{th})^2$$

$$\therefore V_{in1} = V_C + V_{th} + \sqrt{\frac{2I_{d1}}{\beta}}$$

$$V_{in2} = V_C + V_{th} + \sqrt{\frac{2I_{d2}}{\beta}}$$



$$V_{di} = V_{in1} - V_{in2} = \sqrt{\frac{2}{\beta}} (\sqrt{I_{d1}} - \sqrt{I_{d2}})$$

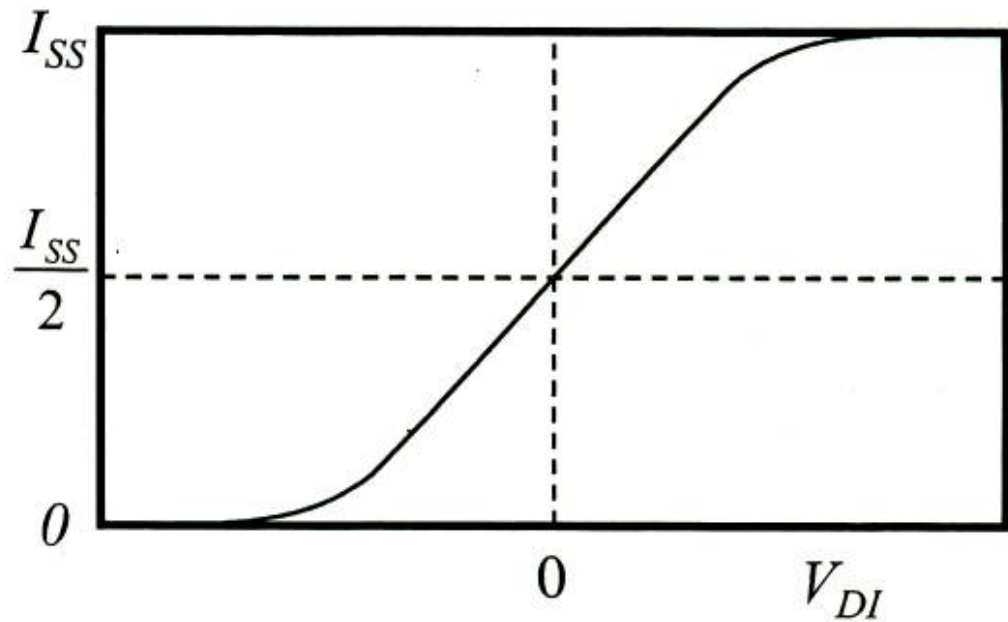
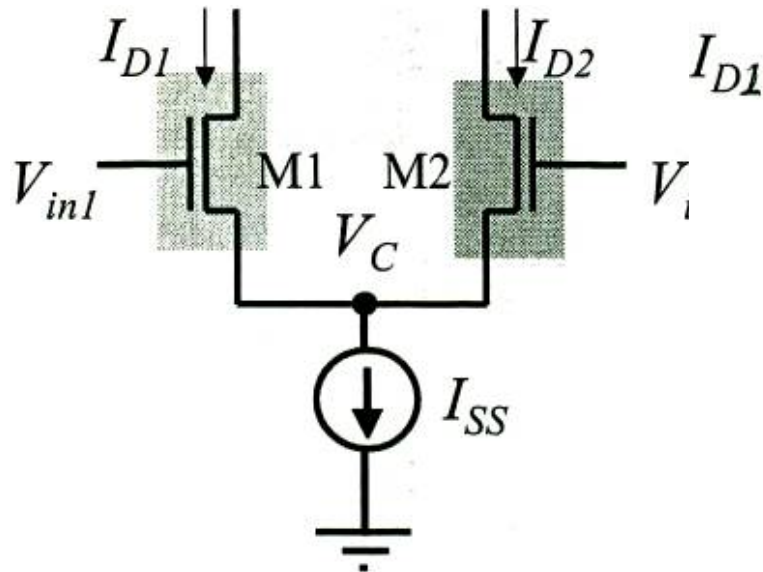
$$I_{ss} = I_{d1} + I_{d2}$$

$$I_{d1} = \frac{I_{ss}}{2} \left| 1 + \sqrt{\frac{\beta V_{di}^2}{I_{ss}} - \frac{\beta^2 V_{di}^4}{4I_{ss}^2}} \right|$$

$$I_{d2} = \frac{I_{ss}}{2} \left| 1 - \sqrt{\frac{\beta V_{di}^2}{I_{ss}} - \frac{\beta^2 V_{di}^4}{4I_{ss}^2}} \right|$$

$$|V_{di}| \leq \sqrt{\frac{2I_{ss}}{\beta}} \text{ の時}$$

Differential Input mode (cont.)

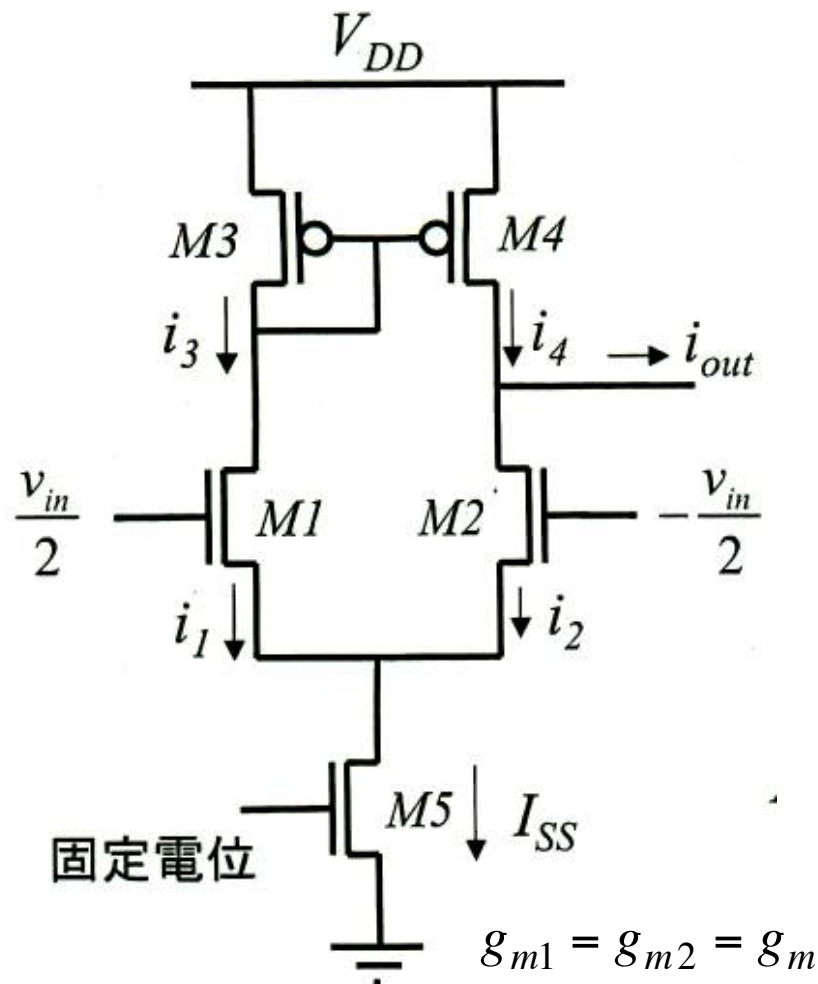


$$\left. \frac{dI_{d1}}{dV_{di}} \right|_{V_{di} \approx 0} = \frac{\sqrt{\beta I_{ss}}}{2} = \frac{\sqrt{2\beta \left(\frac{I_{ss}}{2} \right)}}{2} = \frac{g_m}{2}$$

1段増幅器に比べて g_m は2分の1 (V_{di} の半分しかM1にかからない為)。

Differential-in, Single-ended Output Conductance

Differential Input Voltage Gain



$$i_1 = g_m \frac{v_{in}}{2} = i_3 = i_4$$

$$i_2 = -g_m \frac{v_{in}}{2}$$

$$\therefore i_{out} = i_4 - i_2 = g_m v_{in}$$

前の回路と違うところ:

M3-M4のCurrent MirrorでM1の変化がM2側に伝わっている為、 $g_m/2$ が g_m に戻った。

$$\begin{aligned} A_V^{DM} &= \frac{v_{out}}{v_{in}} = \frac{v_{out}}{i_{out}} \cdot \frac{i_{out}}{v_{in}} \\ &= R_{out} \cdot g_m = (r_{o2} // r_{o4}) \cdot g_m \end{aligned}$$

CMRR (Common Mode Rejection Ratio)

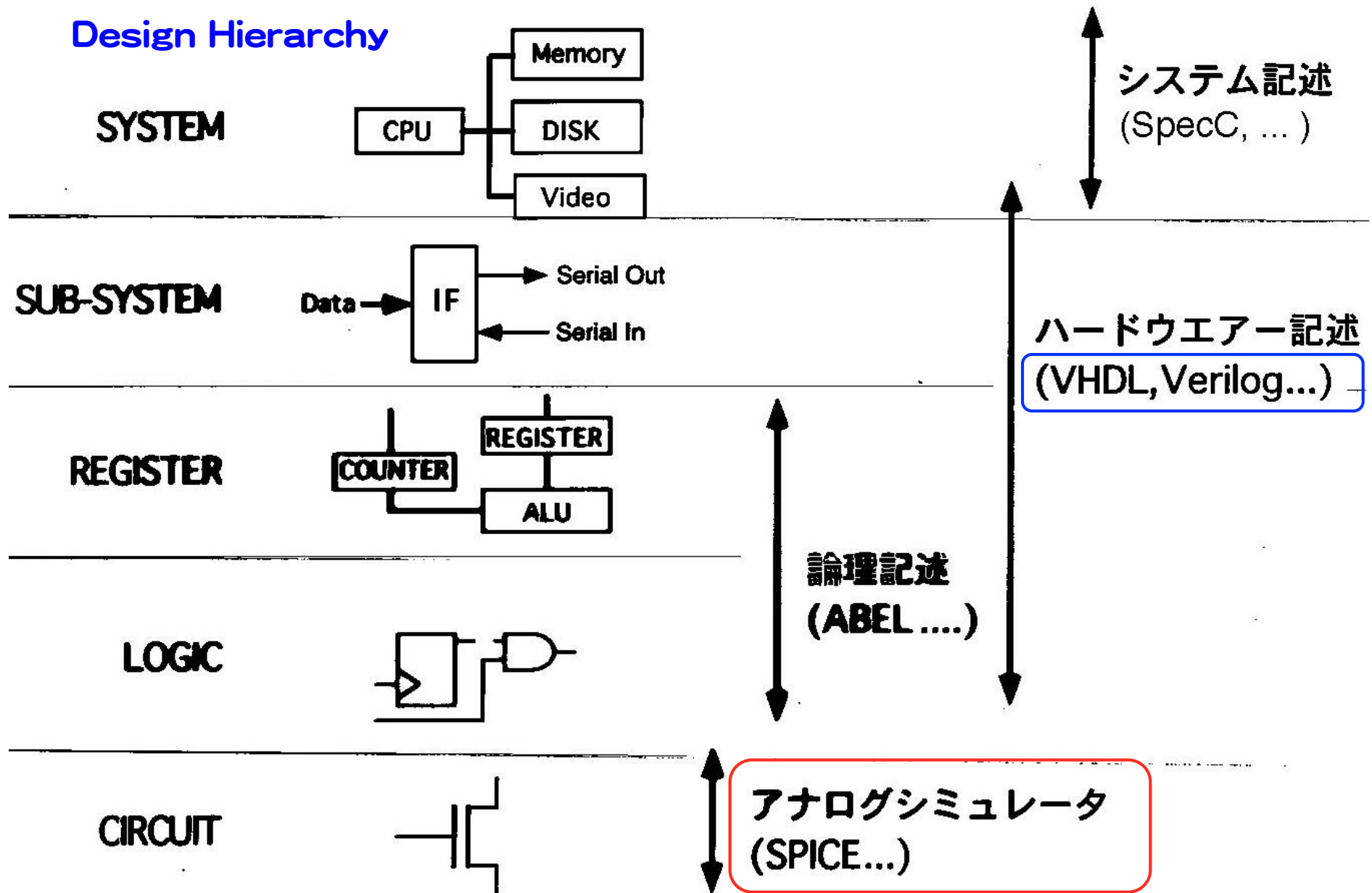
同相入力増幅率に対する、差動入力増幅率の比

$$CMRR = \frac{A_V^{DM}}{A_V^{CM}}$$

大きいほど同相ノイズに対して強い。

Circuit Simulation

Design Hierarchy



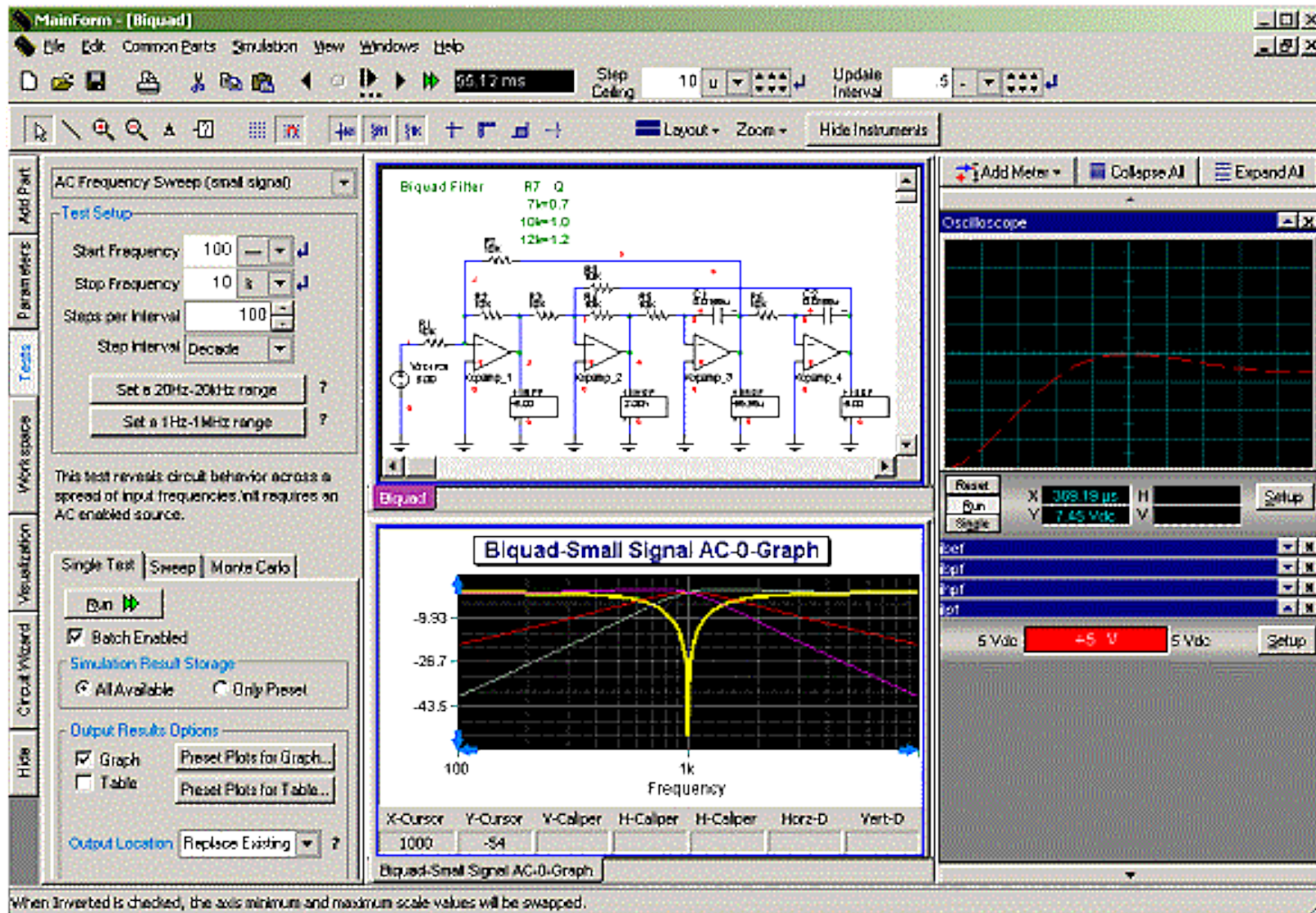
Analog Circuit Simulation

- 基本はSPICE (Simulation Program with Integrated Circuit Emphasis)
- 1972年頃 University of California Berkeley でIC設計の為に開発。
- オリジナルはフリーソフトだが、多くの商用ソフトがでている(HSPICE, PSPICE, . . .)
- シミュレーションの対象となるトランジスタ、デバイス、等の正確なモデル、ライブラリーを入手するのが重要。

Free・Demo version SPICE Soft

- LSI設計で標準で使われているのはSynopsys社HSPICEだが、非常に高価。無料版のSPICEソフト(各種制限有)がネットから多数ダウンロード出来る。
- SPICE3 : 本家、<http://bwrc.eecs.berkeley.edu/Classes/IcBook/SPICE/>
- PSpice: OrCAD_demoのパッケージ内に含まれる。(Windows)
<https://www.cadence.co.jp/orcad/products/orcad-ee-designer/overview/>
- B2 SPICE : Demo版、<http://www.beigebag.com/> (Windows)
- ICAP/4 : Demo版、<http://www.intusoft.com/> (Windows)
- LTSPICE : Linear Technology社の無料SPICE.
<http://www.linear.com/company/software.jsp> (Windows)
制限無し、お勧め！
- MacSpice 3f5, Textのみ。<http://www.macspice.com/> (Mac OS X)
- SPICE3f5 日本語マニュアル <http://ayumi.cava.jp/audio/spiceman/spiceman.html>
- 他、SPICEについて記したWebページ多数。
[http://ja.wikipedia.org/wiki/SPICE_\(ソフトウェア\)](http://ja.wikipedia.org/wiki/SPICE_(ソフトウェア)) 等

SPICEの例 (B2 SPICE)

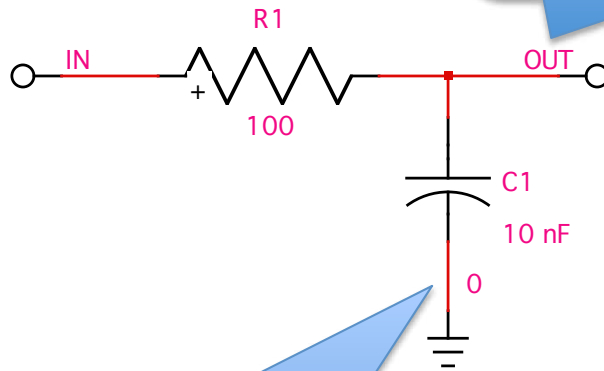


Features of Circuit Simulator

- 等価回路図(モデル)と回路記述データを用いて、回路のふるまいをシミュレーションすることができる。
- 直流解析、交流解析、過渡応答解析、ノイズ解析等さまざまな解析が行なえる。
- 実際にハードウェアを作る前に、その回路の特性を検証することができる。
- 間違えて異常電圧を与えても、回路素子を破壊させることがない。
- LSI内部の信号等、実際には測定する事が困難な信号も検証する事が出来る。
- 入力信号、温度、電圧等を容易に変更して解析できる。
- 正確なシミュレーションには、正確なモデルとモデルパラメーターが必要。

SPICEの記述法(1)

ノード名はオリジナルでは数字のみだったが、現在は文字が使える



グラウンドを表すノードは '0' と決まっている。

R1 IN OUT 100
C1 OUT 0 10nF

* 抵抗(R)

Rxxx N1 N2 value

N1、N2はノード名、valueは抵抗値で単位はオーム

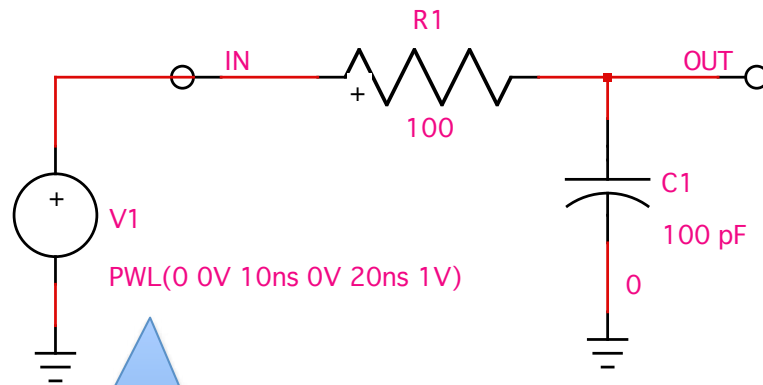
* キャパシタ(C)

Cxxx N+ N- value

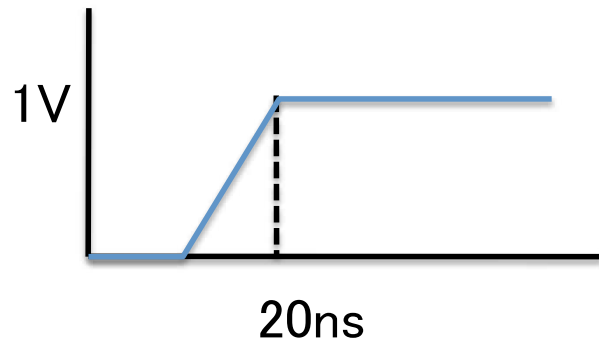
N+、N-は正負のノード、valueは容量値で単位はファラド

SPICEの記述法(2)

電源の追加



Piece Wise Linear
(矩形波)



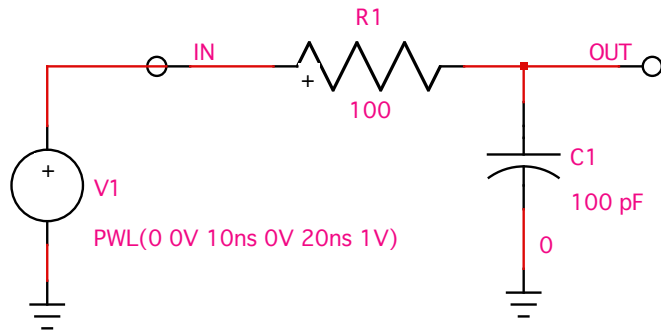
```
V1 IN 0 PWL(0 0V 10ns 0V 20ns 1V)
R1 IN OUT 100
C1 OUT 0 100pF
```

* 独立電圧源(V)

Vxxx N+ N- <option>

N+, N-は正負のノード、optionに交流(AC)、直流(DC)の区分、形式、電圧値などを記述する。

SPICEの記述法(3)



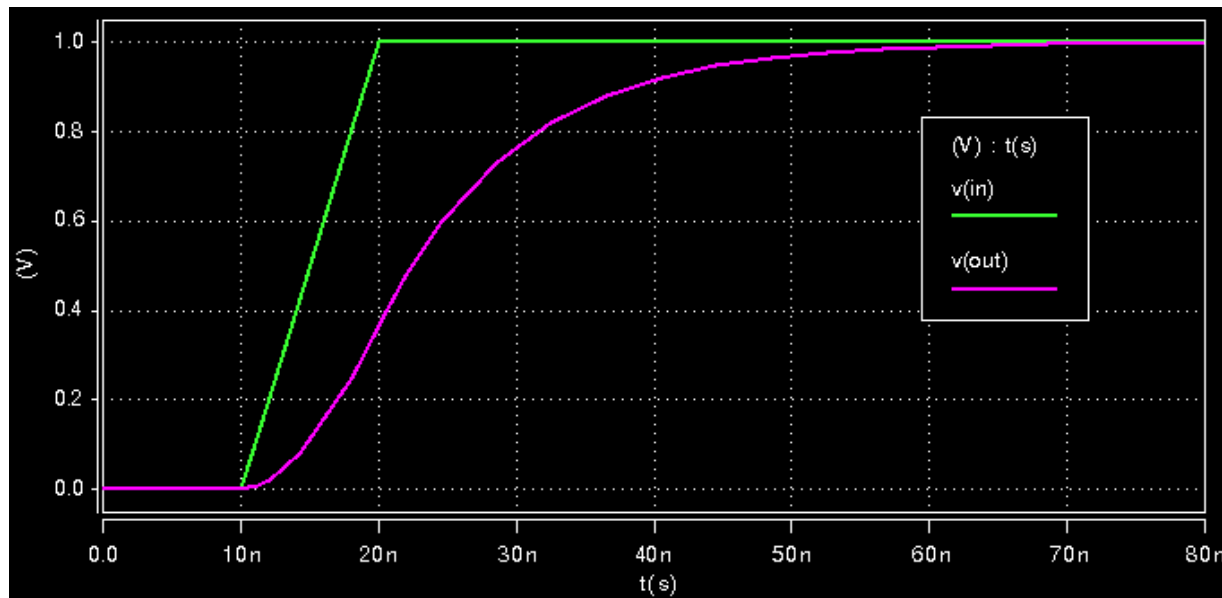
解析方法の指定

```
.TRAN 0.1ns 80ns  
V1 IN 0 PWL(0 0V 10ns 0V 20ns 1V)  
R1 IN OUT 100  
C1 OUT 0 100pF  
.end
```

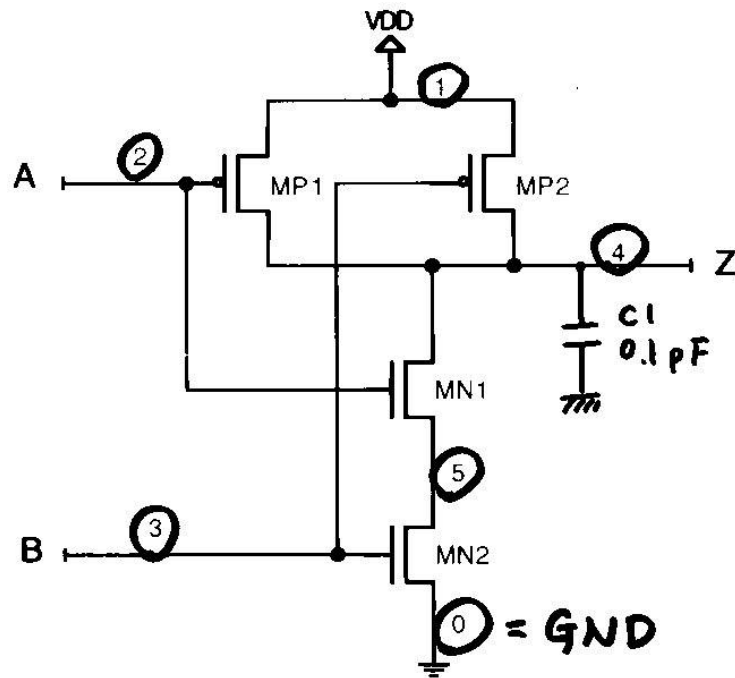
*過渡解析指定(.TRAN)

.TRAN step stop <option>

stepはPRINTの時間区切り。stopは最終時間。



オリジナルSPICE例： 2入力NAND



2 Inputs NAND : DC & TRAN Simulation

--- Title

*

* SPICE Example : 2 Inputs NAND

* Jan. 23, 1996 Y.Arai(KEK)

*-----

* analysis

*

.DC VA 1.0 3.0 0.1

--- DC simulation

.TRAN 0.1NS 3.0NS

--- Transition simulation

*.OPTIONS TEMP=70

*-----

* signal & voltage

*

VDD 1 0 3.0

VA 2 0 PULSE(0.0 3.0 0.2NS 0.2NS 0.2NS 1.0NS 5.0NS)

VB 3 0 3.0



*-----

* circuit

*

MP1 1 2 4 1 PM L=1.0E-6 W=20.0E-6

MP2 1 3 4 1 PM L=1.0E-6 W=20.0E-6

MN1 5 2 4 0 NM L=1.0E-6 W=20.0E-6

MN2 0 3 5 0 NM L=1.0E-6 W=20.0E-6

C1 4 0 0.1PF

NAND2シミュレーション

***** DC TRANSFER CURVES Temperature = 27 Deg C *****

	VA	V(4)	V(5)	INDEX
	1.000000e+00	2.927314e+00	1.115879e-02	0
	1.100000e+00	2.834719e+00	2.239450e-02	1
	1.200000e+00	2.675028e+00	3.590751e-02	2
	1.300000e+00	1.722890e+00	4.804200e-02	3
	1.400000e+00	1.887562e-01	4.080998e-02	4
	1.500000e+00	1.144193e-01	3.123393e-02	5
	1.600000e+00	7.284825e-02	2.273353e-02	6
	1.700000e+00	4.507867e-02	1.542237e-02	7
	1.800000e+00	2.564768e-02	9.395740e-03	8
	1.900000e+00	1.230700e-02	4.755174e-03	9
	2.000000e+00	4.006905e-03	1.615923e-03	10
	2.100000e+00	2.766785e-04	1.156639e-04	11
	2.200000e+00	1.690194e-05	7.273679e-06	12
	2.300000e+00	1.030982e-06	4.604552e-07	13
	2.400000e+00	6.802916e-08	3.076405e-08	14
	2.500000e+00	8.312857e-09	3.839486e-09	15
	2.600000e+00	4.558356e-09	2.145631e-09	16
	2.700000e+00	4.258260e-09	2.039132e-09	17
	2.800000e+00	4.178289e-09	2.032436e-09	1
	2.900000e+00	4.117939e-09	2.032015e-09	19
	3.000000e+00	4.063976e-09	2.031966e-09	20

*-----

* output control

*

.PRINT DC V(4) V(5)

.PRINT TRAN V(2) V(4)

.PLOT TRAN V(2) V(4)

*-----

* MOS Transistor Model

*

.MODEL NM NMOS (LEVEL=3 VTO=0.9 TOX=0.2E-07 NSUB=0.1E+20

+ GAMMA=0.8 NFS=0.2E+11 TPG=0.1E+01 LD=0.2E-06 XJ=0.3E-06

+ UO=0.6E+03 VMAX=0.2E+06 THETA=0.4 ETA=0.1E-01 DELTA=1. KAPPA=0.3E+01)

.MODEL PM PMOS (LEVEL=3 VTO=-0.9 TOX=0.2E-07 NSUB=0.2E+19

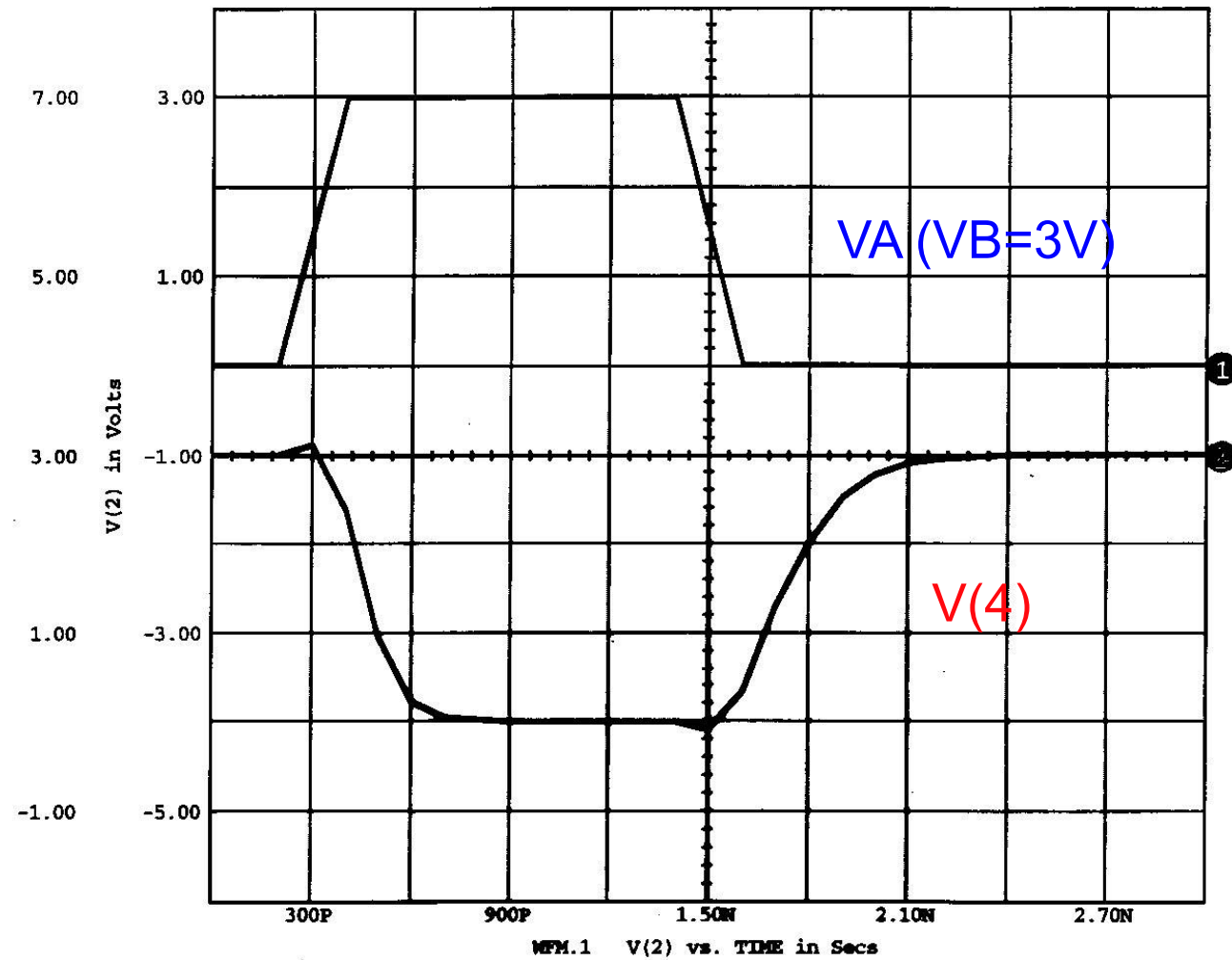
+ GAMMA=0.8 NFS=0.1E+11 TPG=-0.1E+01 LD=0.5E-07 XJ=0.4E-06

+ UO=0.2E+03 VMAX=0.0 THETA=0.3 ETA=0.1E-04 DELTA=1. KAPPA=0.1E+02)

.END

DC Simulation Result

NAND2 グラフ出力 (Transient Simulation)



Amplifier and Feedback

電話用増幅器は、外の電柱に取り付けられていたため、ゲインが温度・電圧変化によりドリフトしてしまい非常に不安定だった。

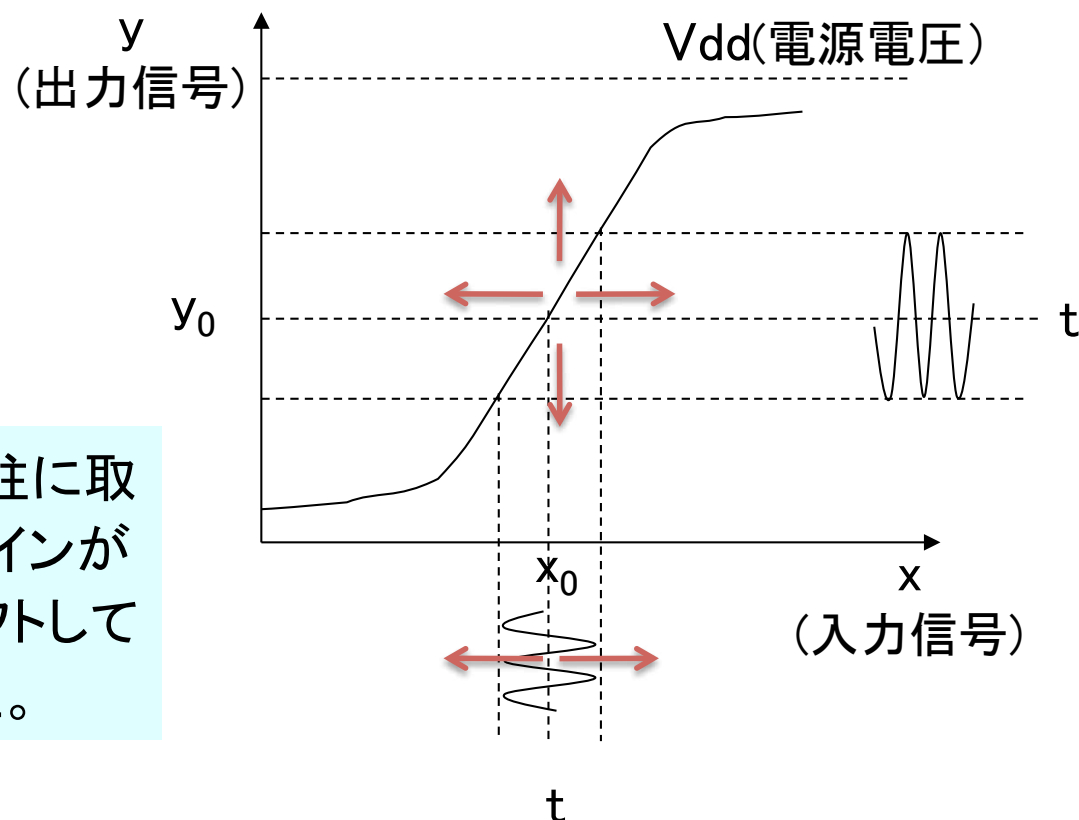


受動素子は能動素子よりも安定。

--> アンプのゲインを必要以上に上げ、受動素子で性能を決める。

--> 帰還回路 + 高ゲインアンプ 方式

1934 Harry Black (Bell Lab.)



Op (Operational) Amp 演算増幅器

やがて計算機の時代。

初期の計算機はアナログ方式！

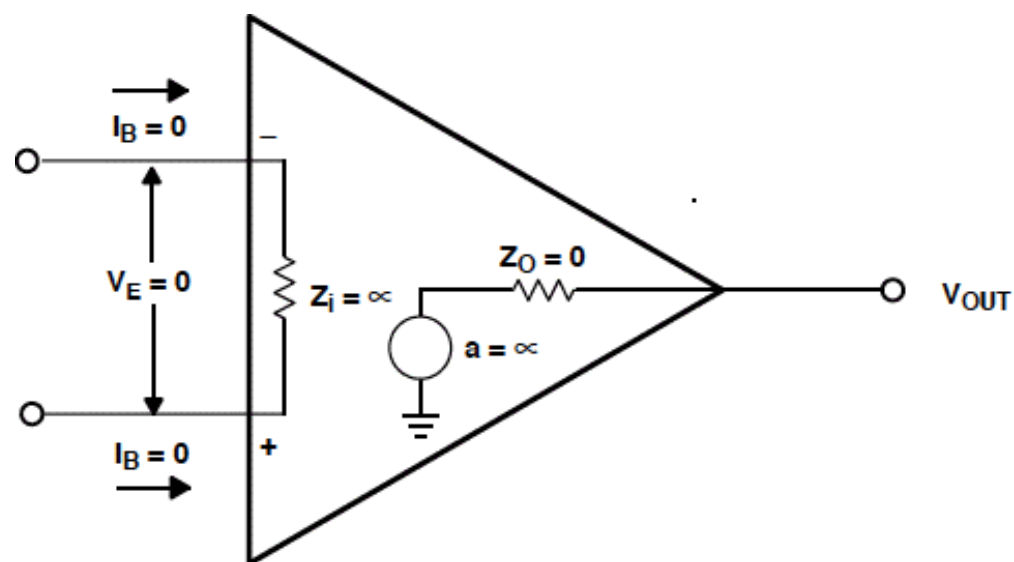
計算はOp Amp(Operational Amp)を使って、足し算、引き算、掛け算、割り算、積分、微分等を行った。

アナログ計算機はやがて廃れてしまったが、Op Ampは生き残り、Op Amp + 帰還回路 がアナログ回路の基本要素となった。



初期のOp-Amp(1953)

理想的なOp Amp



入力インピーダンス:無限大

出力インピーダンス:0

増幅度:無限大

$$V_{out} = \text{Gain} * V_E$$

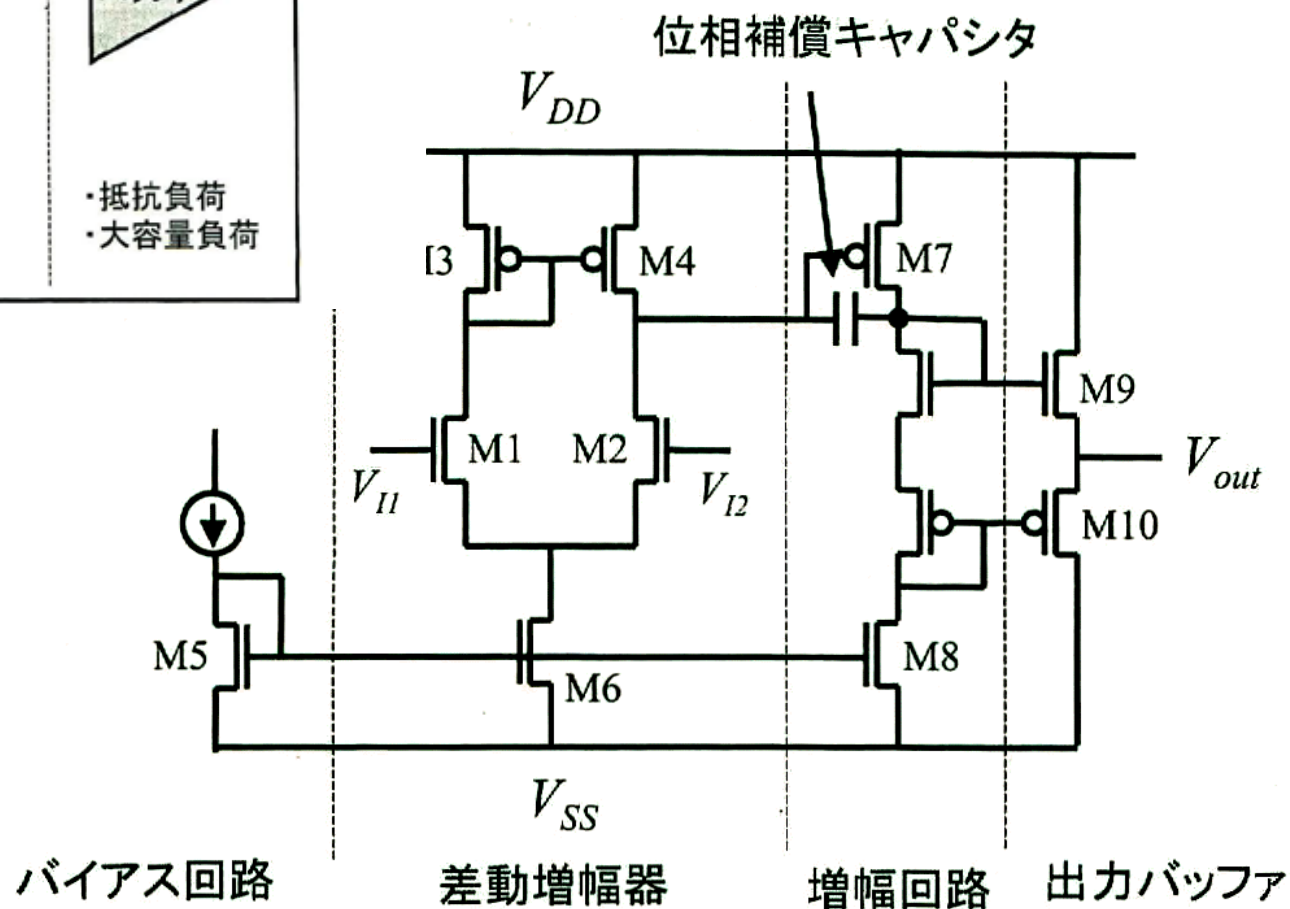
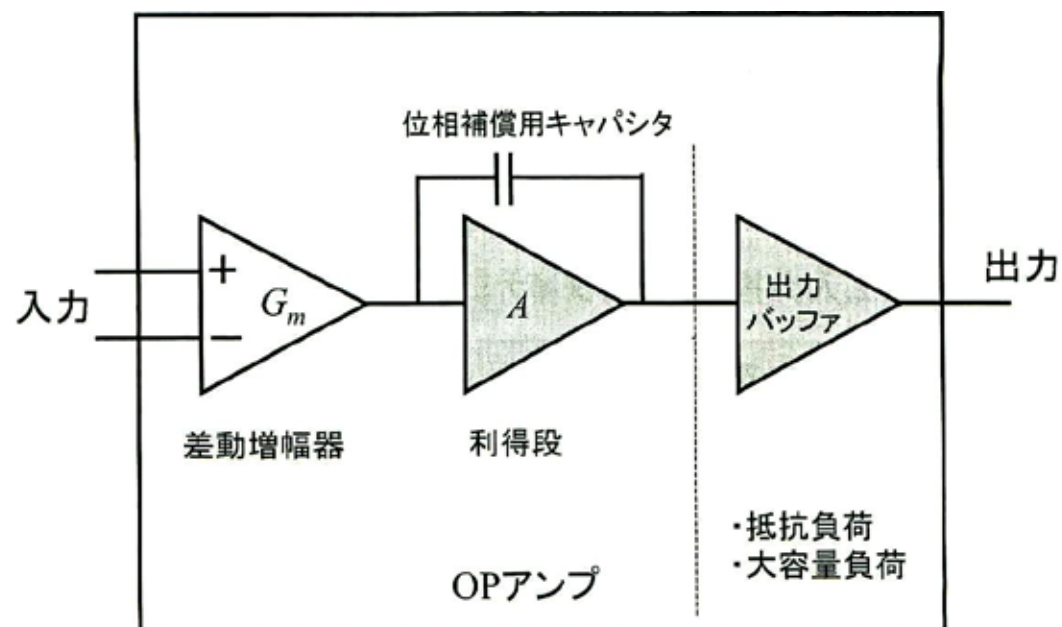
Gainは無限大なので有限な V_{out} に対しては、

$$V_E = 0.$$

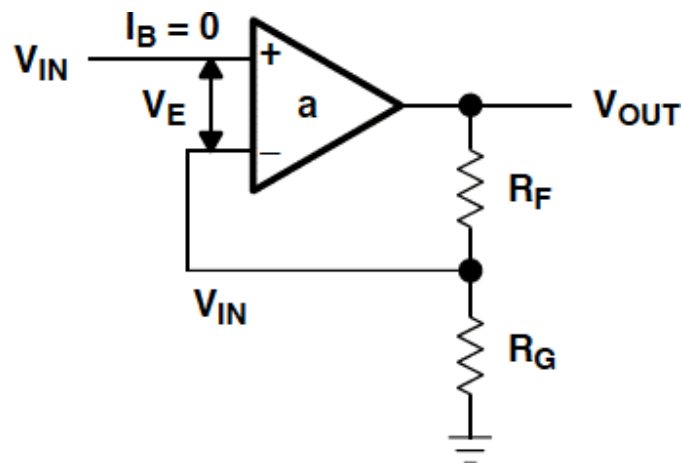


PARAMETER NAME	PARAMETERS SYMBOL	VALUE
Input current	I_{IN}	0
Input offset voltage	V_{OS}	0
Input impedance	Z_{IN}	∞
Output impedance	Z_{OUT}	0
Gain	a	∞

オペアンプの基本構造



Non Inverting Op Amp



$V_E=0$ ならば

$$V_{IN} = V_{OUT} \frac{R_G}{R_G + R_F}$$

$$\frac{V_{OUT}}{V_{IN}} = \frac{R_G + R_F}{R_G} = 1 + \frac{R_F}{R_G}$$

増幅度

増幅度は抵抗の比で決まる。

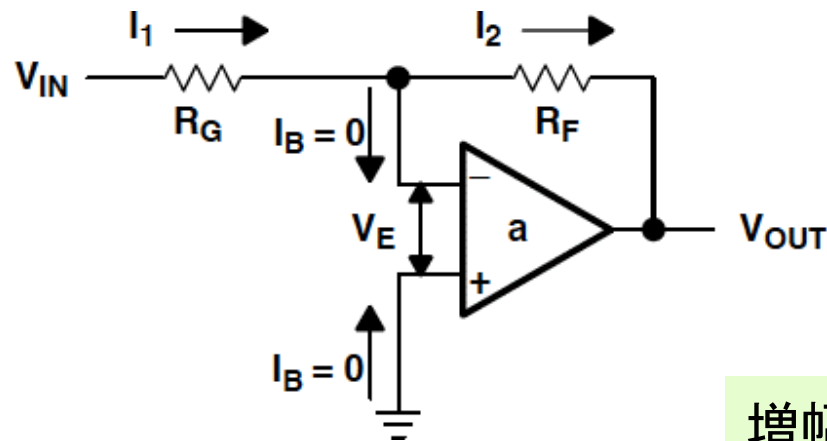
同じ温度特性ならば、温度が変化しても増幅度は変化しない。

R_G がない場合(or $R_F=0$)

増幅度 $\rightarrow 1$

1倍バッファアンプ

Inverting Op Amp



$I_B=0$ なので

$$I_1 = \frac{V_{IN}}{R_G} = -I_2 = -\frac{V_{OUT}}{R_F}$$

$$\frac{V_{OUT}}{V_{IN}} = -\frac{R_F}{R_G}$$

増幅度

増幅度は抵抗の比で決まる。

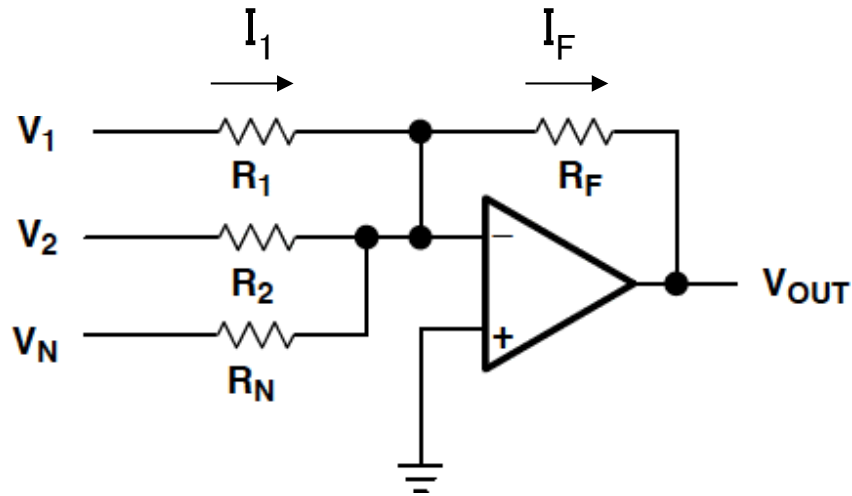
同じ温度特性ならば、温度が変化しても増幅度は変化しない。

$R_G = R_F$ の場合

増幅度 $\rightarrow -1$

反転バッファアンプ

Adder(足し算器)



$$V_1 = I_1 \cdot R_1$$

$$V_2 = I_2 \cdot R_2$$

$$V_N = I_N \cdot R_N$$

$$I_F = I_1 + I_2 + I_N$$

従って

$$\begin{aligned} V_{out} &= I_F \cdot R_F \\ &= (I_1 + I_2 + I_N) \cdot R_F \\ &= \frac{R_F}{R_1} V_1 + \frac{R_F}{R_2} V_2 + \frac{R_F}{R_N} V_N \end{aligned}$$

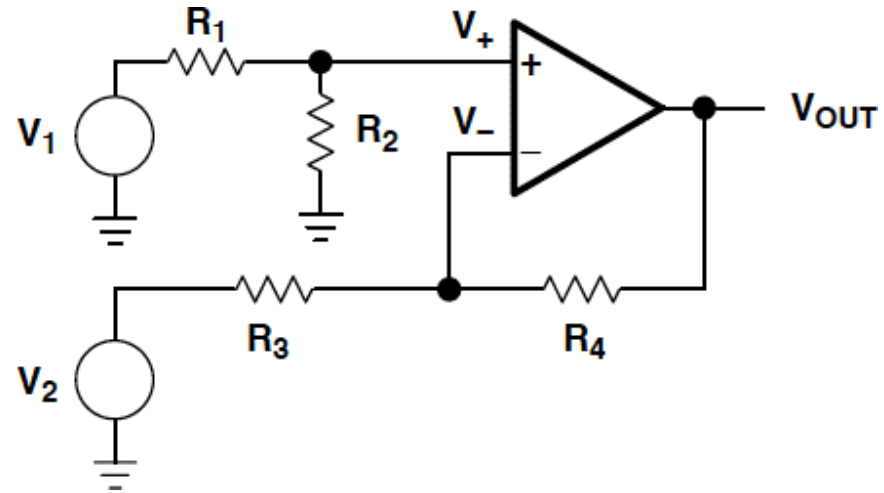
特に $R_1 = R_2 = R_N = R_F$ ならば

$$V_{out} = V_1 + V_2 + V_N$$

電圧の足し算

Differential Op-Amp

非反転及び反転増幅器の
組み合わせと考える。



$$V_+ = V_1 \frac{R_2}{R_1 + R_2}$$

non invert

$$V_{OUT1} = V_+ \cdot G_+ = V_1 \frac{R_2}{R_1 + R_2} \cdot \frac{R_3 + R_4}{R_3}$$

$$V_{OUT2} = V_- \cdot G_- = V_2 \left(-\frac{R_4}{R_3} \right)$$

invert

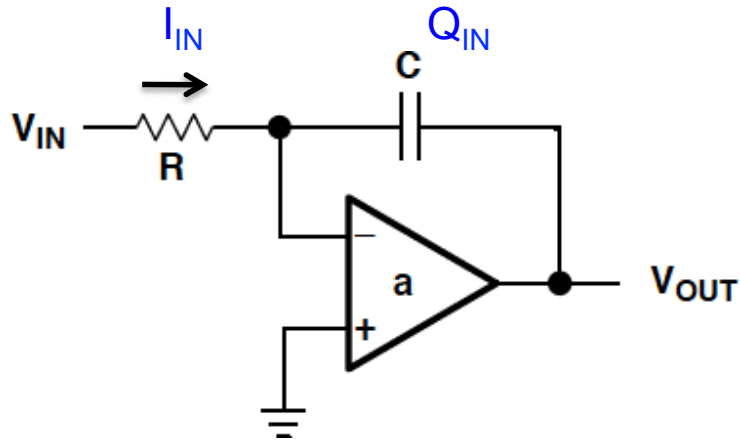
$$V_{OUT} = V_{OUT1} - V_{OUT2} = V_1 \frac{R_2}{R_1 + R_2} \cdot \frac{R_3 + R_4}{R_3} - V_2 \frac{R_4}{R_3}$$

$R_1 = R_3, R_2 = R_4$ とすると

$$V_{OUT} = (V_1 - V_2) \frac{R_4}{R_3}$$

増幅度

Integrator (積分器)

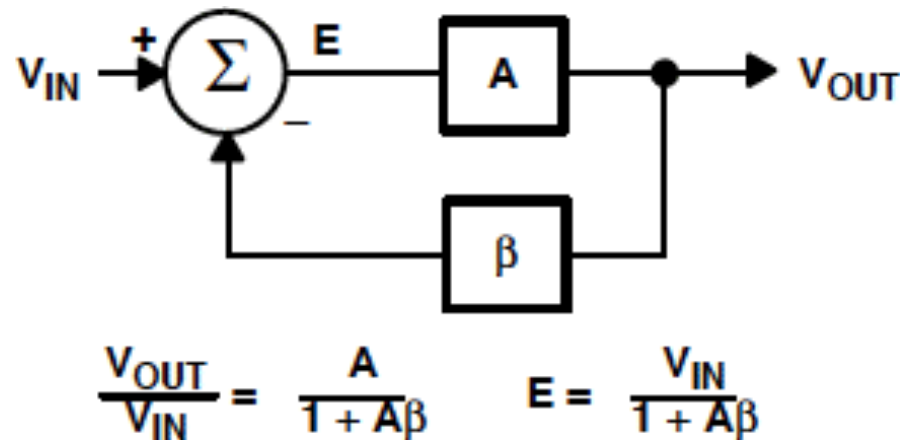


$$V_{IN} = I_{IN} \cdot R$$
$$V_{OUT} = \frac{Q_{IN}}{C}$$
$$= \frac{1}{C} \int I_{IN} dt$$

出力 $\propto$ 入力電流の積分
= 入力電荷

但し、この回路のままではCapacitor電圧がどんどん高くなってしまいうので、なんらかの放電させる回路が必要。

Basic Feedback Circuit



When $A\beta \gg 1$

$$\frac{V_{out}}{V_{in}} = \frac{1}{\beta}$$

ゲインは β で決まる。
($A\beta$ --- Loop Gain)

出力 V_{OUT} 、及びエラー E は次のように書ける。

$$V_{OUT} = EA \quad \text{--- (1)}$$

$$E = V_{IN} - \beta V_{OUT} \quad \text{--- (2)}$$

(1), (2)式より

$$\frac{V_{OUT}}{A} = V_{IN} - \beta V_{OUT} \quad \text{--- (3)}$$

(3)式を変形すると

$$V_{OUT} \left(\frac{1}{A} + \beta \right) = V_{IN} \quad \text{--- (4)}$$

$$\therefore \frac{V_{OUT}}{V_{IN}} = \frac{A}{1 + A\beta} \quad \text{--- (5)}$$

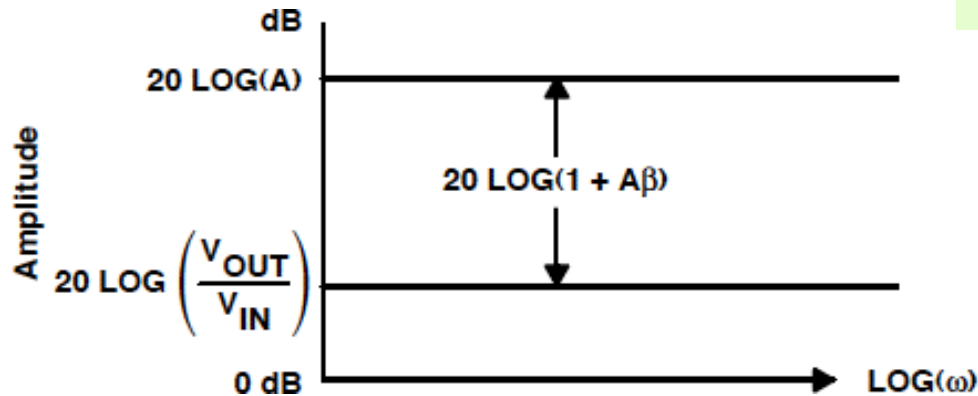
(1)式より

$$E = \frac{V_{in}}{1 + A\beta}$$

Loop gainが大きいほど
エラーは小さくなる。

Feedback と Band Width

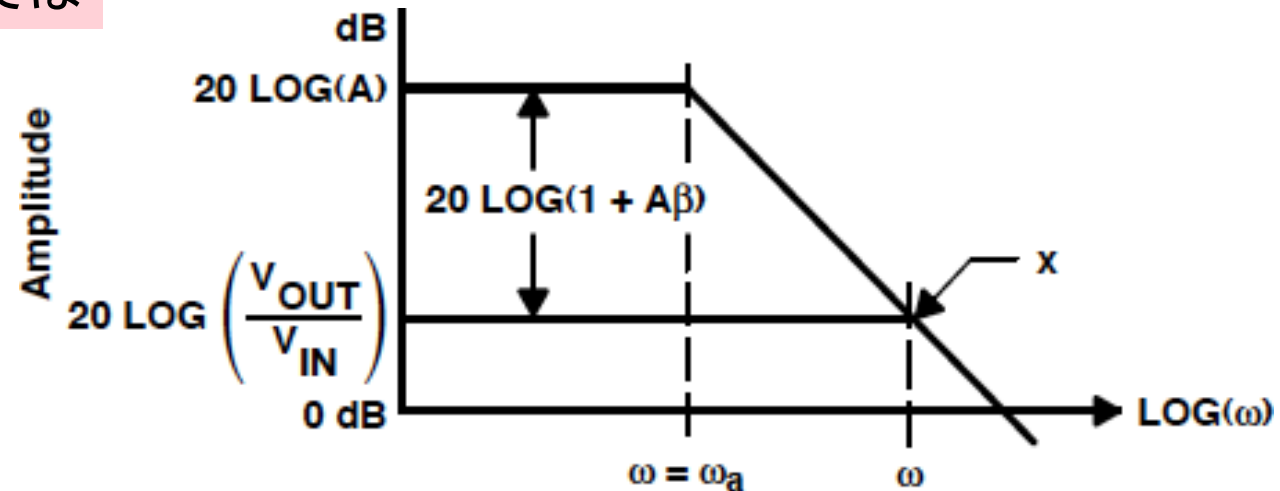
Feedbackを行なうとゲインが下がる。



$$\frac{V_{\text{OUT}}}{V_{\text{IN}}} = \frac{A}{1 + A\beta}$$

$$20 \text{ LOG}\left(\frac{V_{\text{OUT}}}{V_{\text{IN}}}\right) = 20 \text{ LOG}(A) - 20 \text{ LOG}(1 + A\beta)$$

実際のOp Ampでは



ゲインは下がるがフラットなバンド幅は広がる。