

SOI技術を用いたpixel検出器の開発(2)

TCADシミュレーションを用いたリングと
ピクセルのレイアウト検討

東京工業大学、KEK

三枝裕司,小野峻,石野宏和,新井康夫(KEK),
羽澄昌史(KEK),その他SOI検出器開発グループ

目次

- What's TCAD ?
- SOIpixelセンサー外周部Guardリング構造の検討
- SOIpixelセンサーp+レイアウトの検討

What's TCAD?

- TCAD = Technology Computer Aided Design

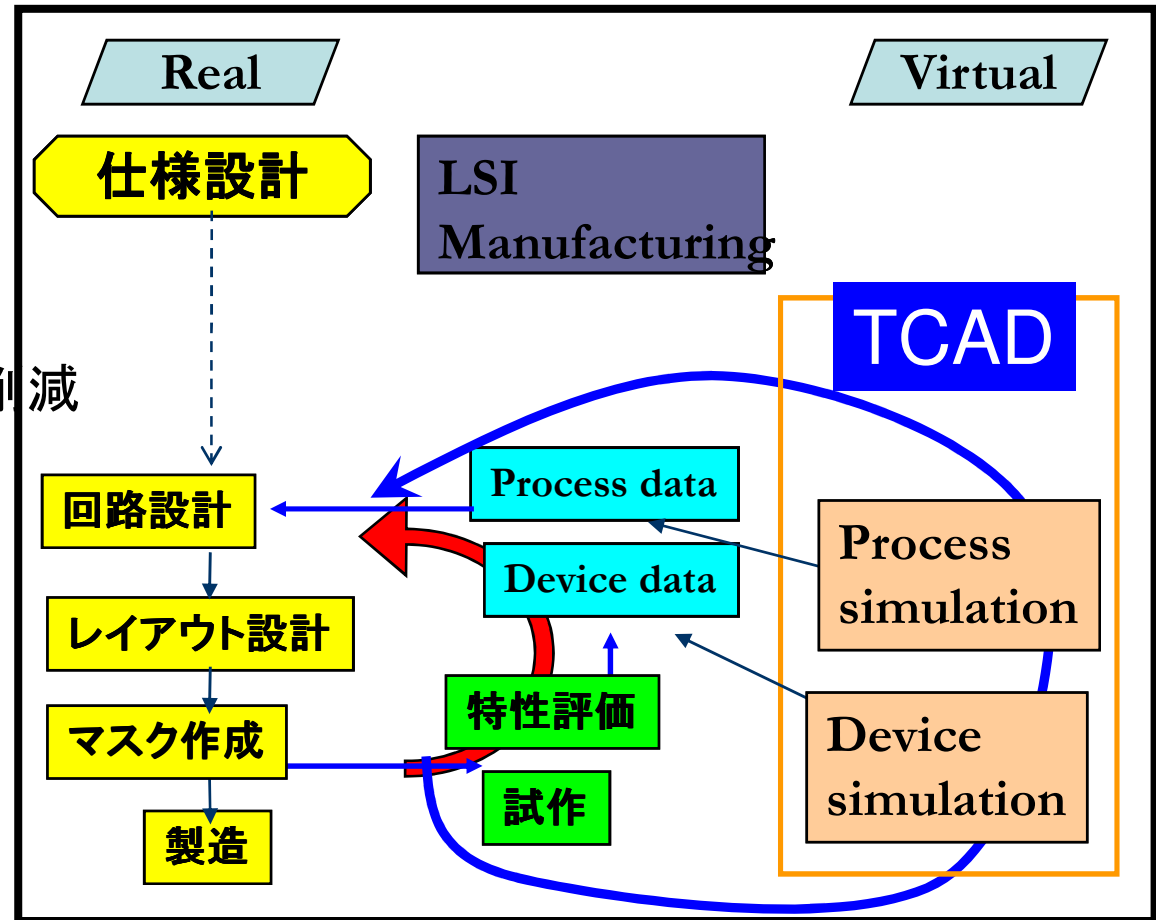
デザインの多様化→プロセスの多様化、開発期間の長期化



開発期間の短縮、開発コストの削減

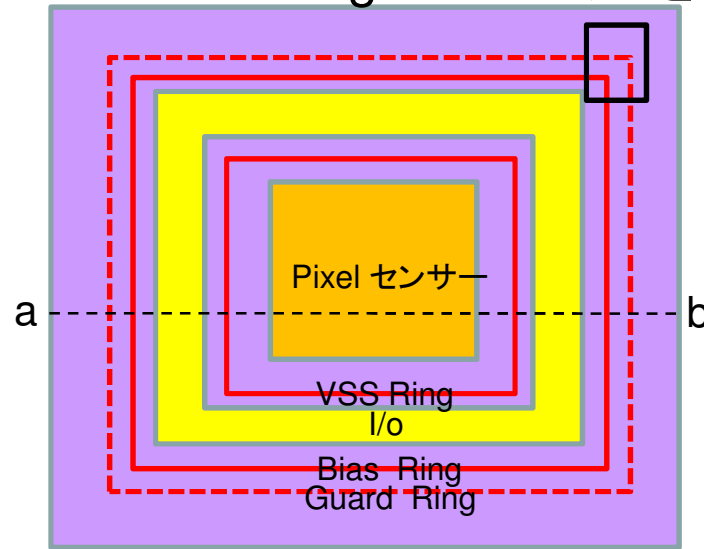
ex) SOI Pixel検出器
@KEK測定器開発室

我々は、国内で開発された
ENEXSS TCAD
を用いる。

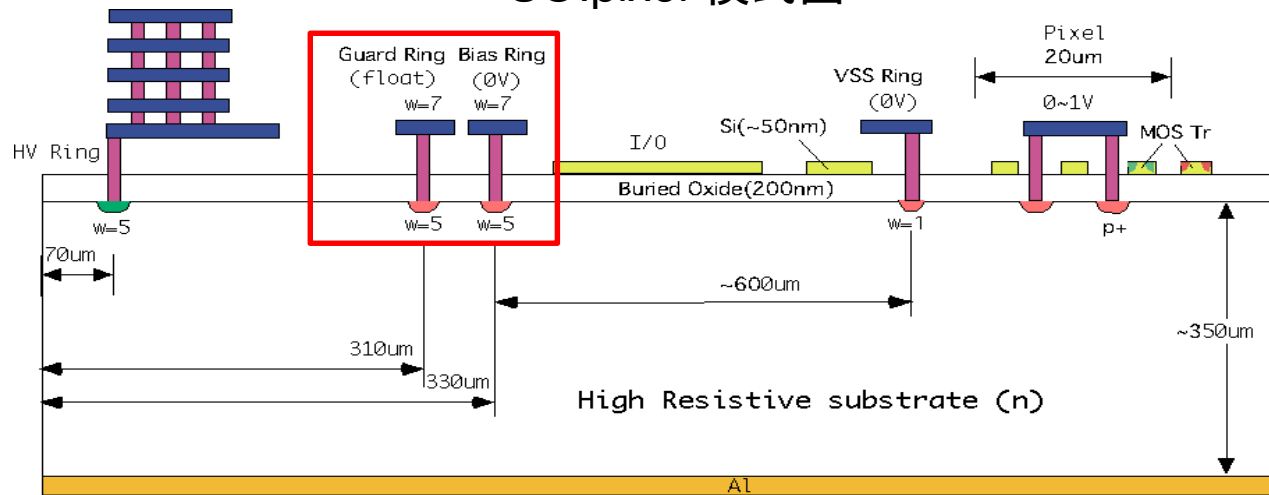


センサー外周部Guardリング構造の検討

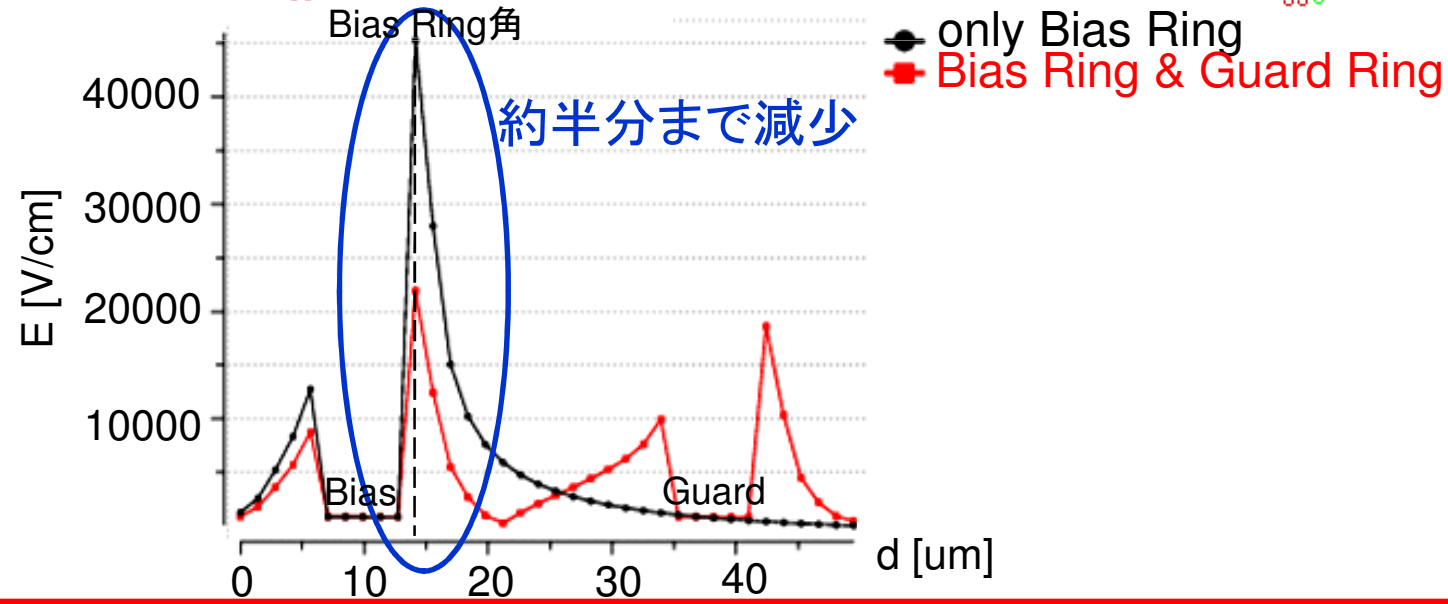
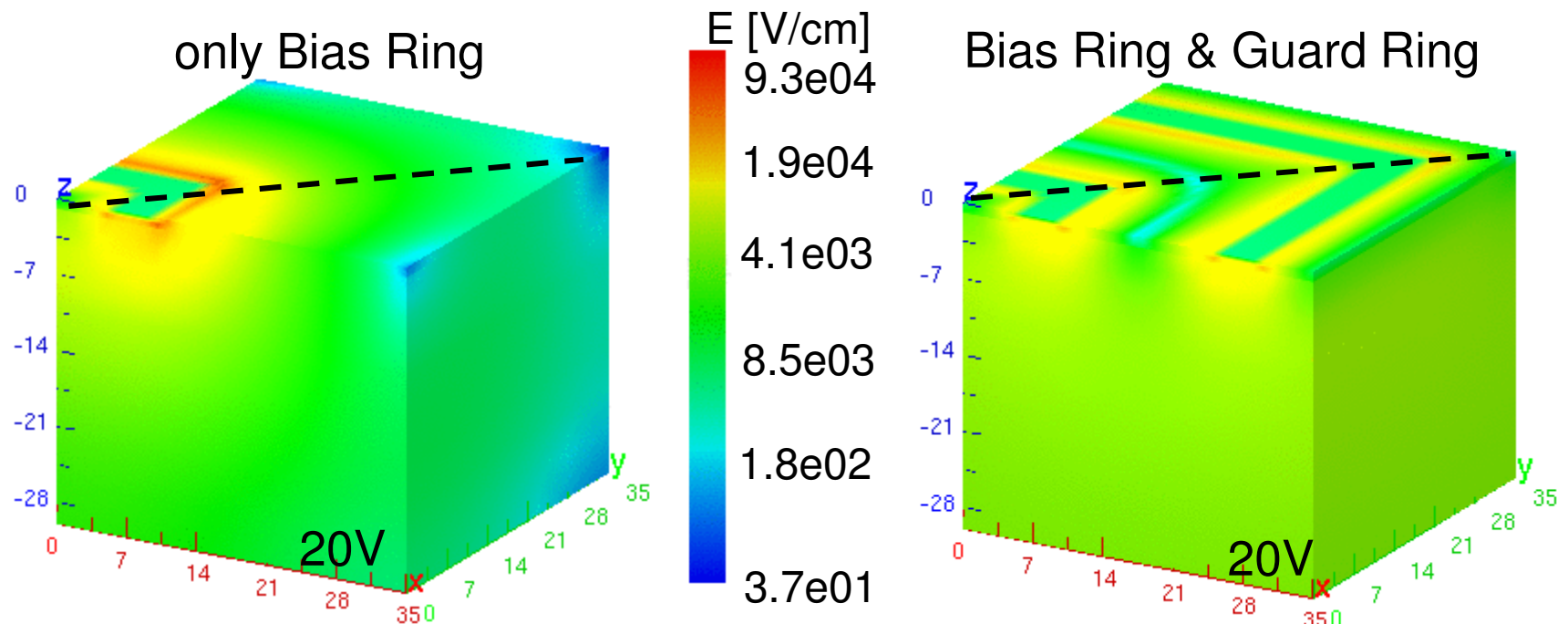
Guard Ring : Bias Ringの角に強い電界がかかるのを緩和し、放電を防ぐ
 →電界が最も緩和されるGuard Ringのレイアウトを探す。



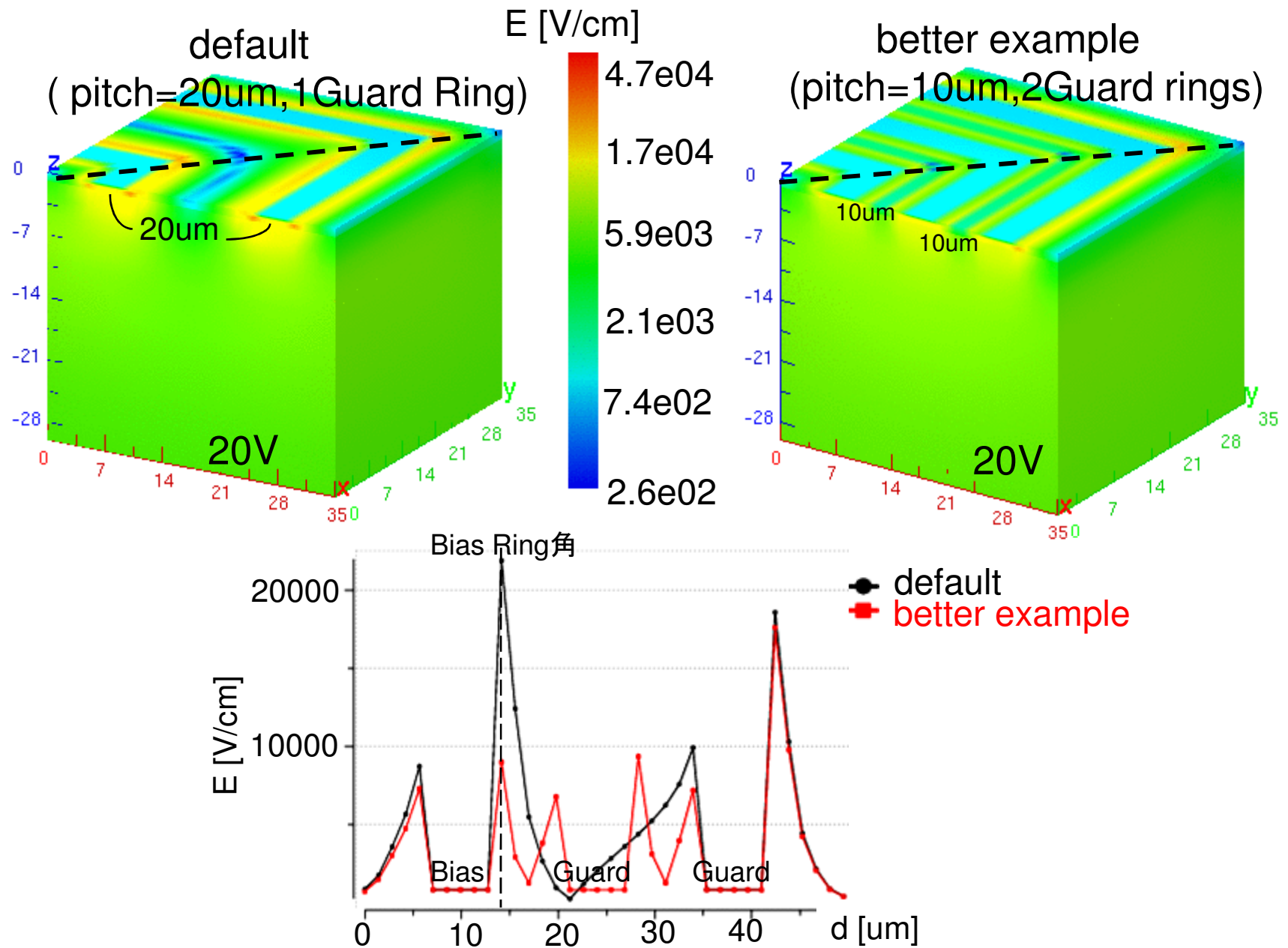
SOI pixel 模式図



SOI pixel 断面図 (a-b)



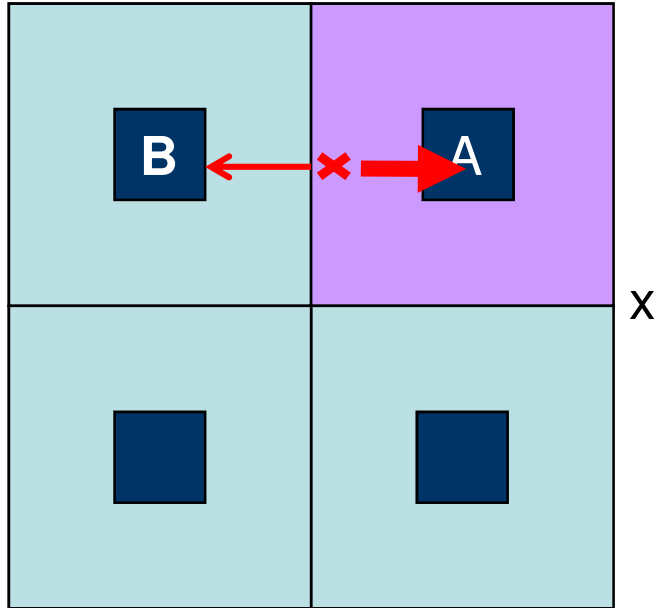
Guard RingによってBias Ring角の電界が緩和されることがわかった。
 → さらにpitchと本数をパラメータとして計算し、Bias Ring角の電界を比較する。



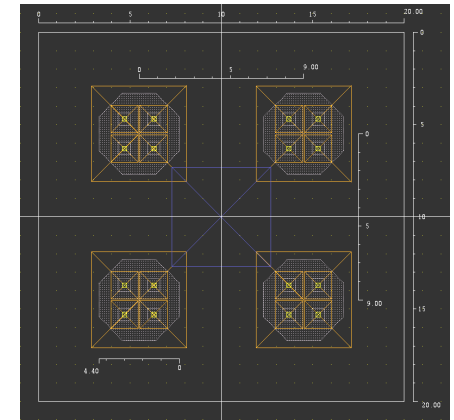
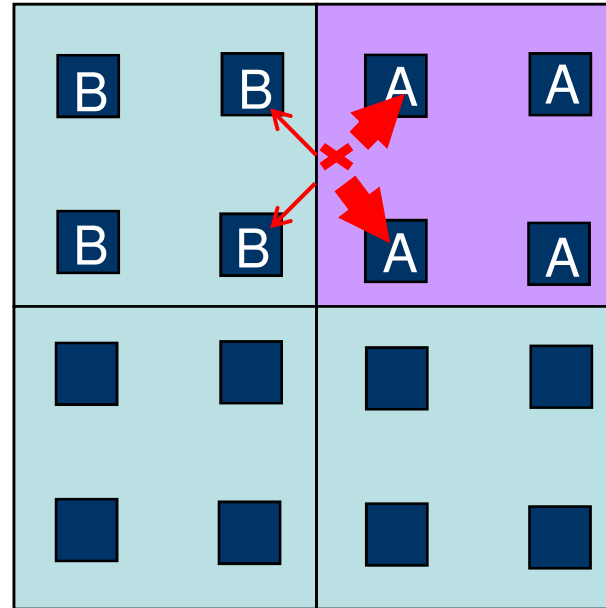
Guard Ringのpitch,本数をパラメータとして計算、比較した結果、pitch=10 μ m、2本のGuard RingでBias Ring角の電界が最も緩和される。

pixelセンサーp+レイアウトの検討

1p+ in 1cell

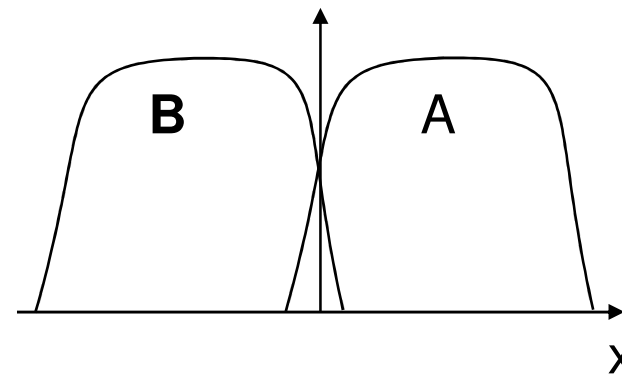
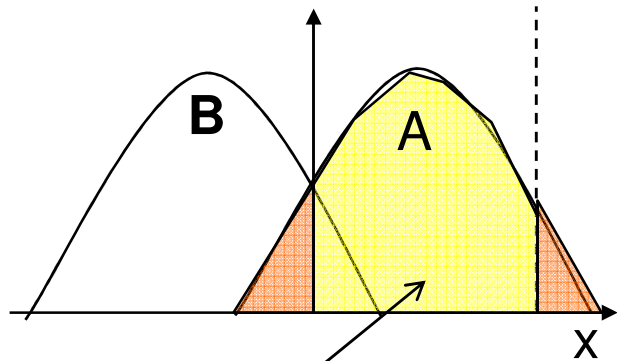


4 p+ in 1 cell



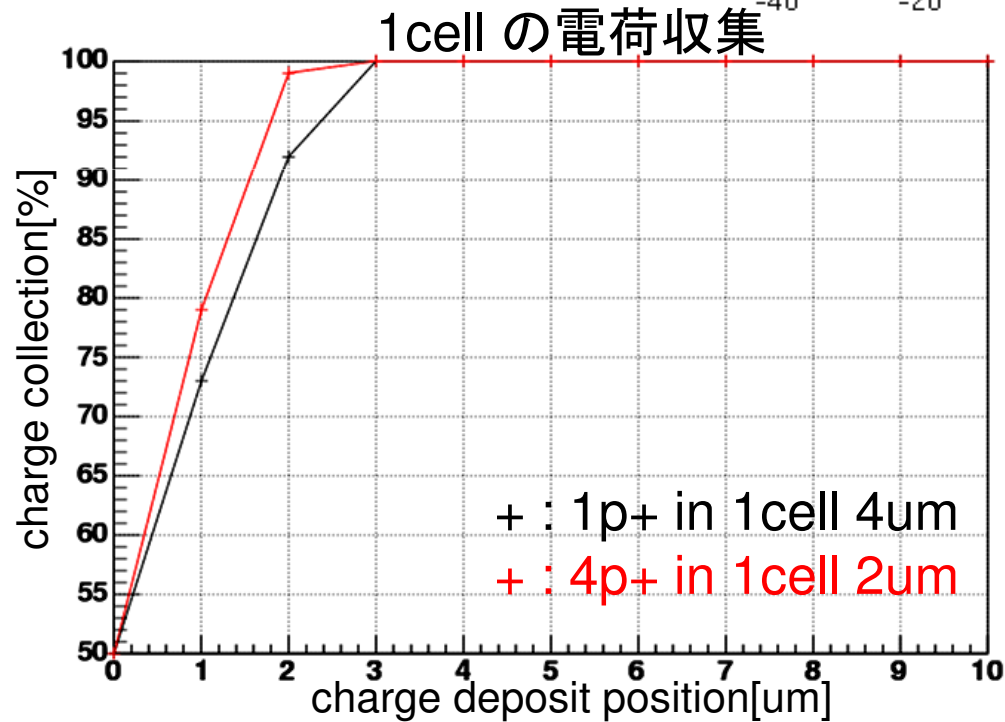
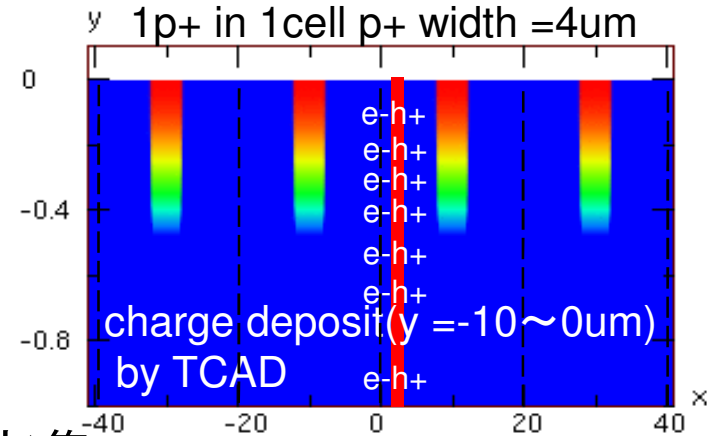
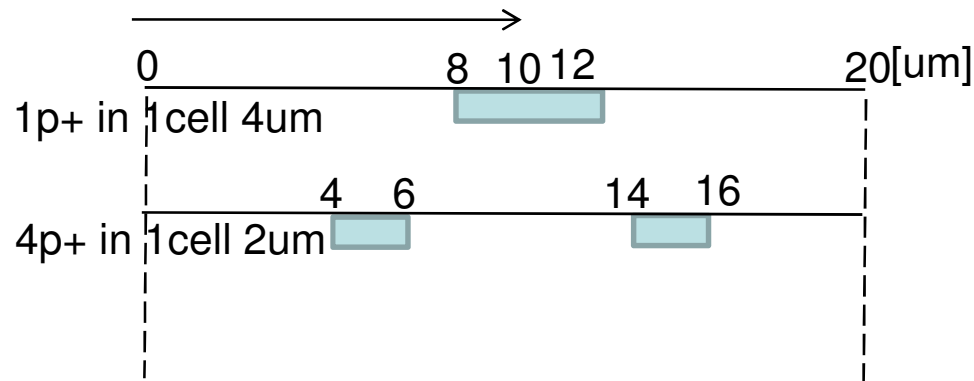
実機

1cellの収集電荷の割合



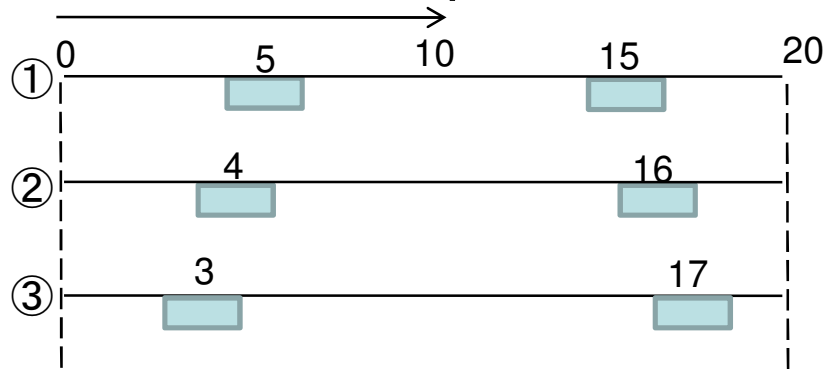
p+の配置により、この面積の割合はどう変わるか？デジタル読み出しなので100%に近いほど良い。
→2次元でシミュレーションを行い1p+ in 1cellと4p+ in 1cellを比較する。

1p+ in 1cell & 4p+ in 1cell 電荷収集の比較

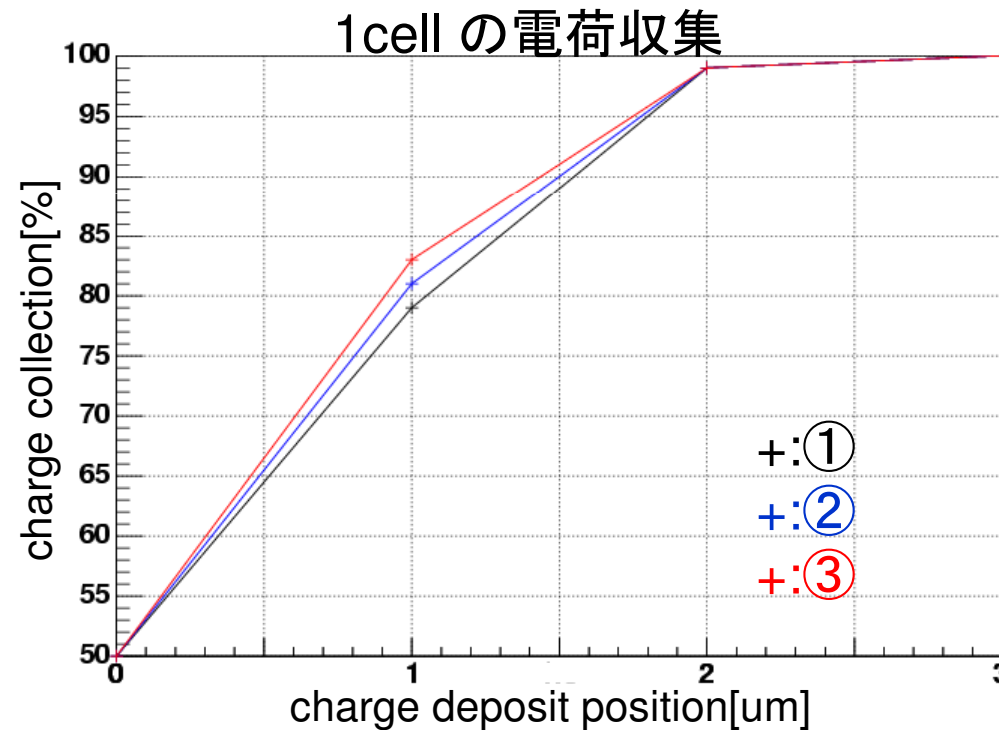


1p+ in 1cell と4p+ in 1cellを比較した結果、4p+ in 1cell の方が電荷収集が良い。
 → 4p+ in 1cell を基準にしてさらに計算、比較する。

4p+ in 1cell 電荷収集の比較



p+のwidthを固定して(2 μ m)、中心位置を変えて計算した。



①、②、③を比較した結果、③が電荷収集が最も優れている。
→p+の中心位置が外側のものが電荷収集が優れている。

まとめ

SOI pixel センサー 外周部 Guard Ring 構造の検討

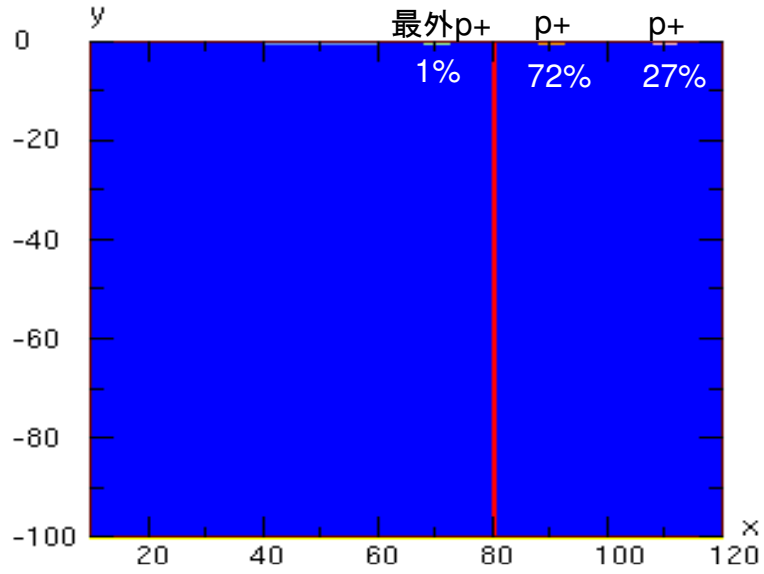
- Guard Ring によって Bias Ring 角の電界が緩和されることを示した。
- pitch を小さくし Ring の本数を増やすことで Bias Ring 角の電界はさらに緩和される。

SOI pixel センサー p+ レイアウトの検討

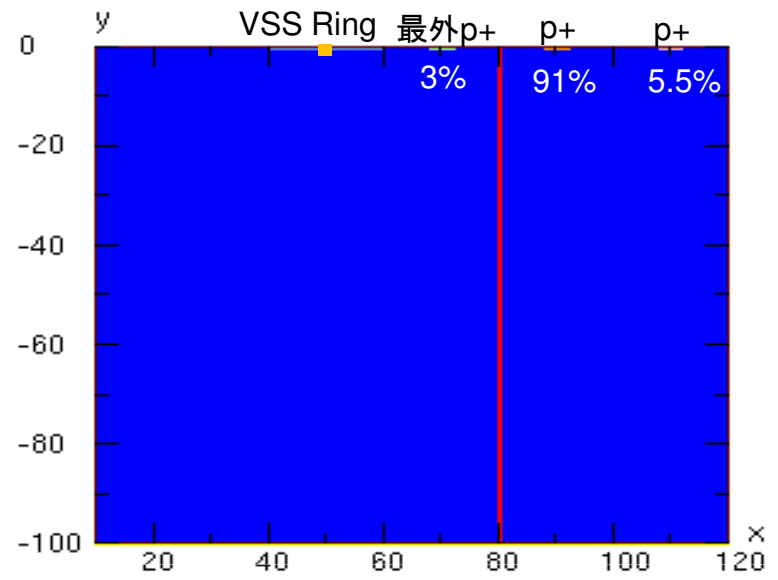
- pixel センサーの電荷収集を 1p+ in 1cell と 4p+ in 1cell それぞれで計算した。
 - 4p+ in 1cell の方が電荷収集が優れているとわかった。
- 4p+ in 1cell を基準にして、p+ の中心位置をパラメータとして電荷収集を計算した。
 - 中心位置が外側のものが電荷収集が優れているとわかった。

Back up slides

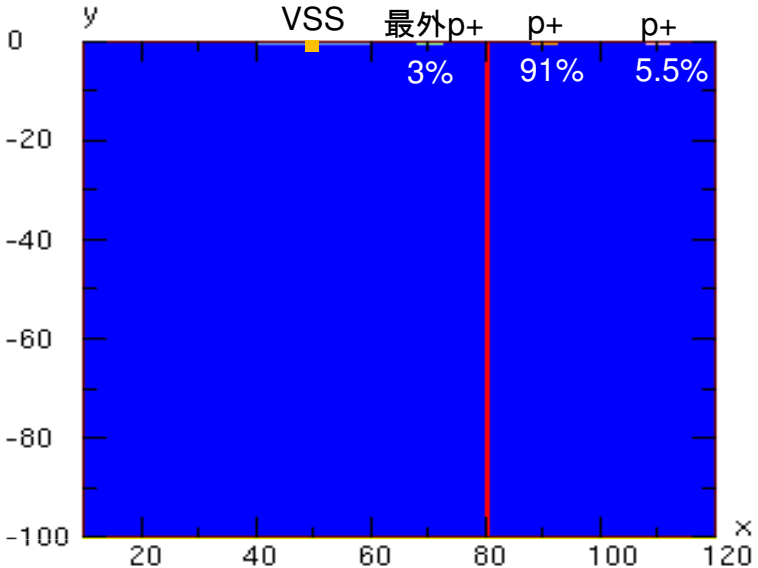
w/o VSS Ring



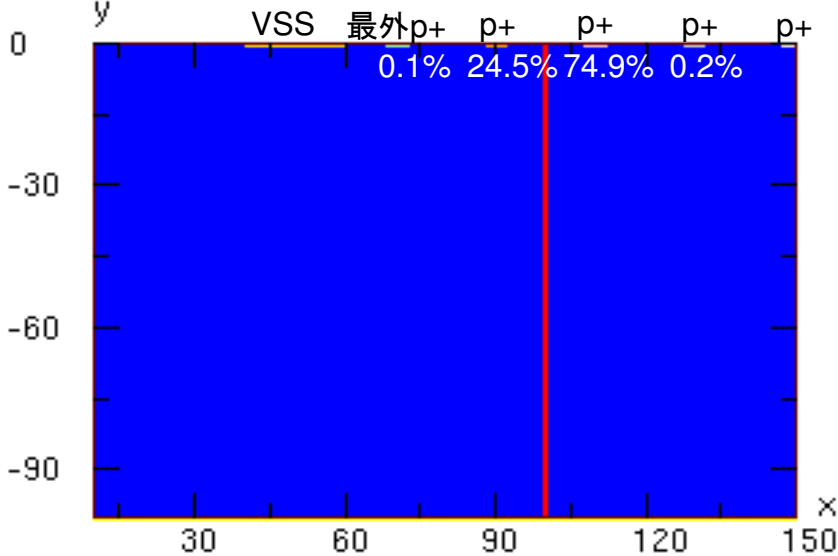
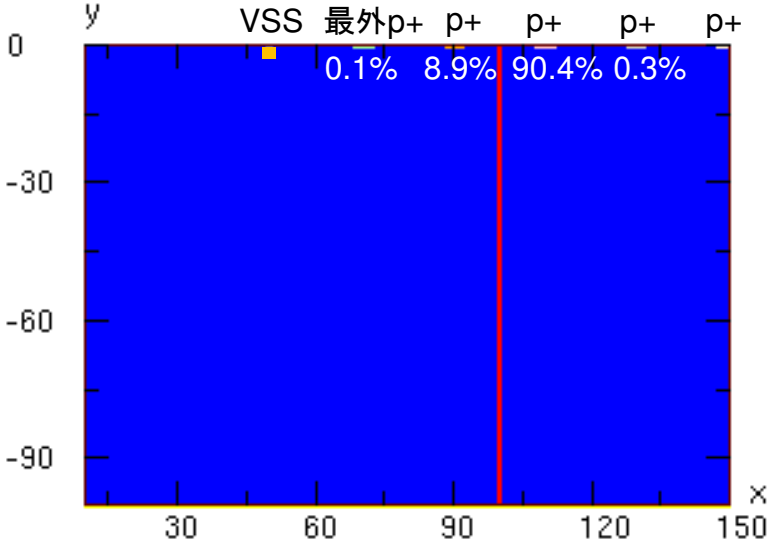
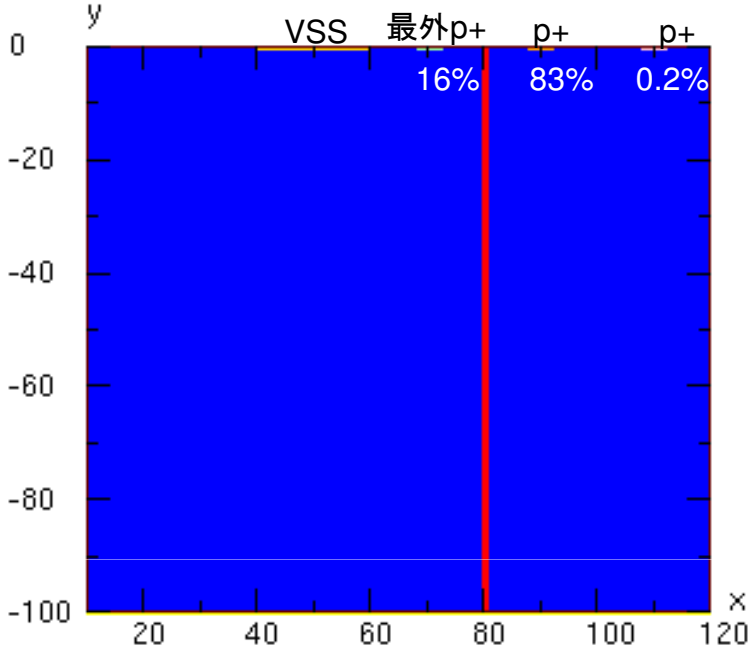
with 1um VSS Ring(default)



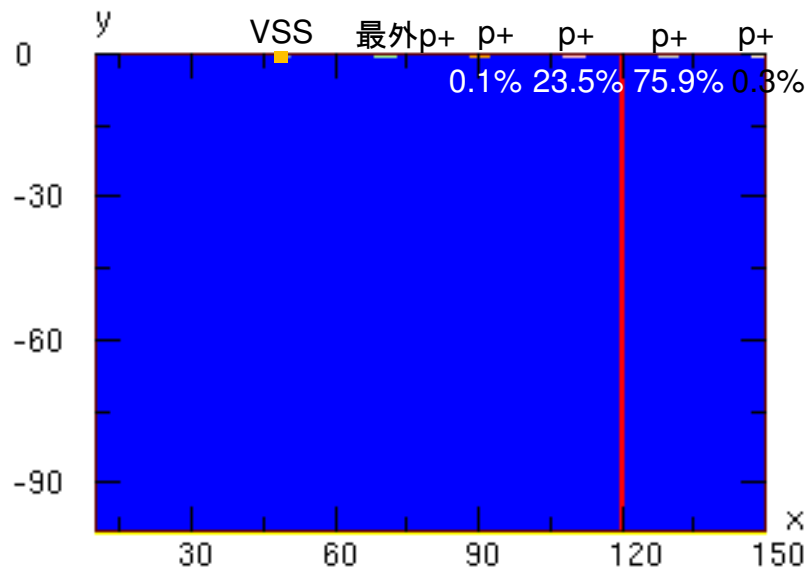
with 1um VSS Ring(default)



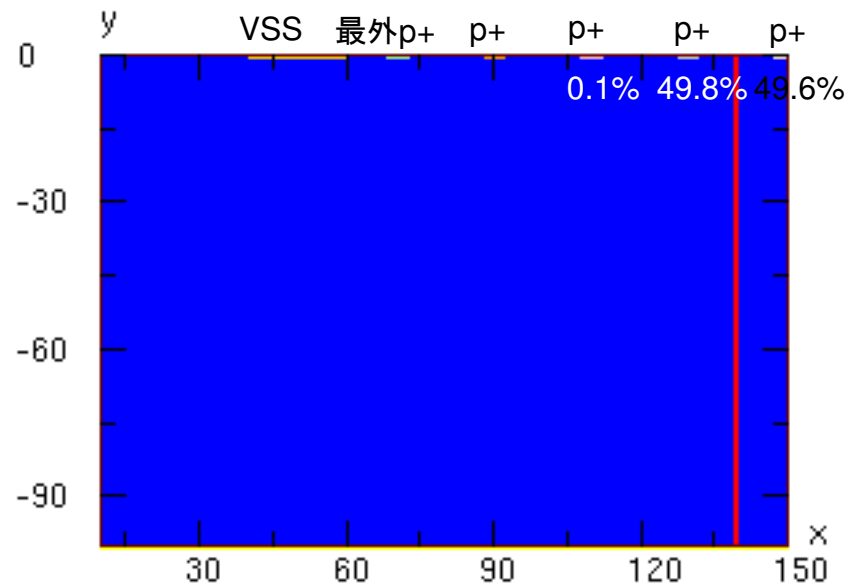
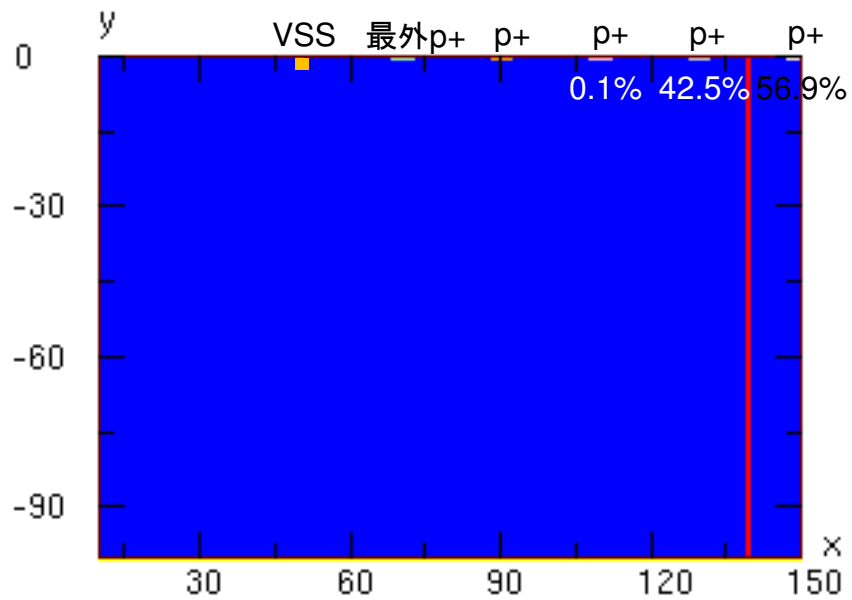
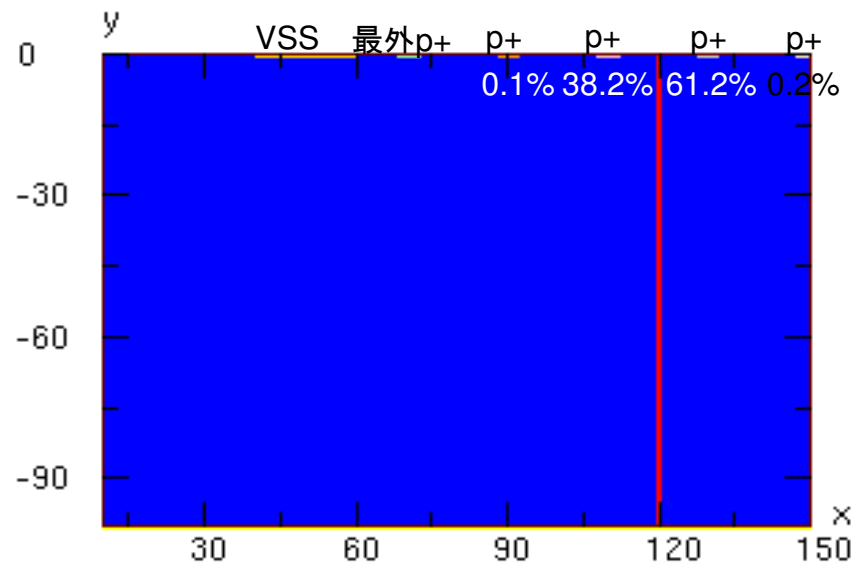
with 20um VSS Ring



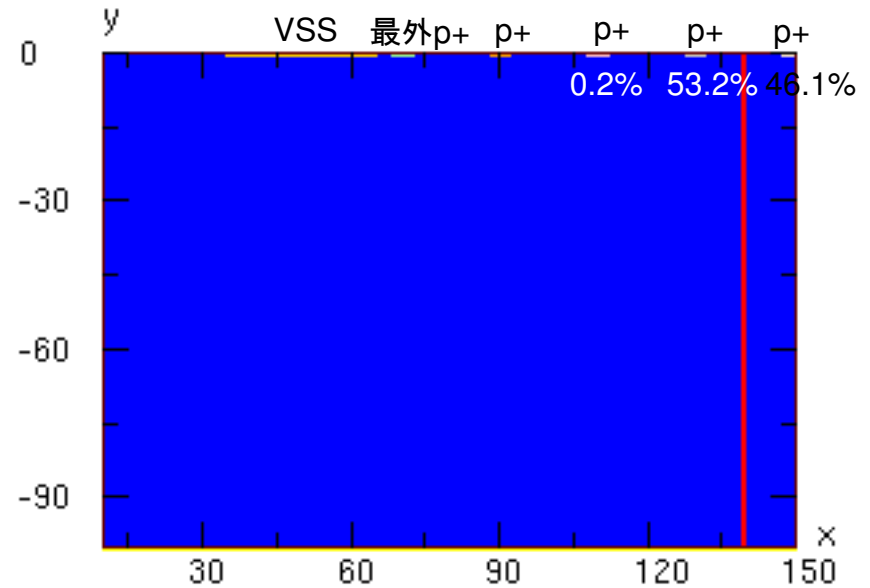
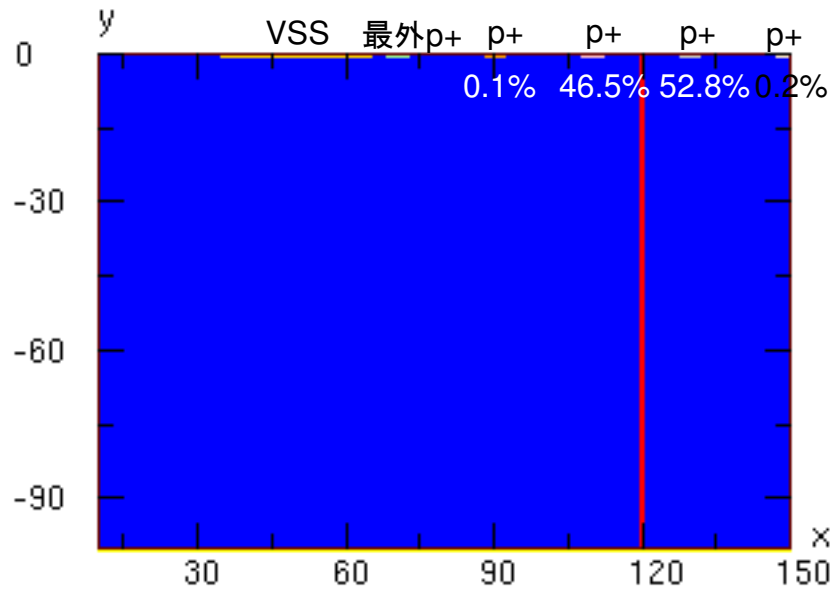
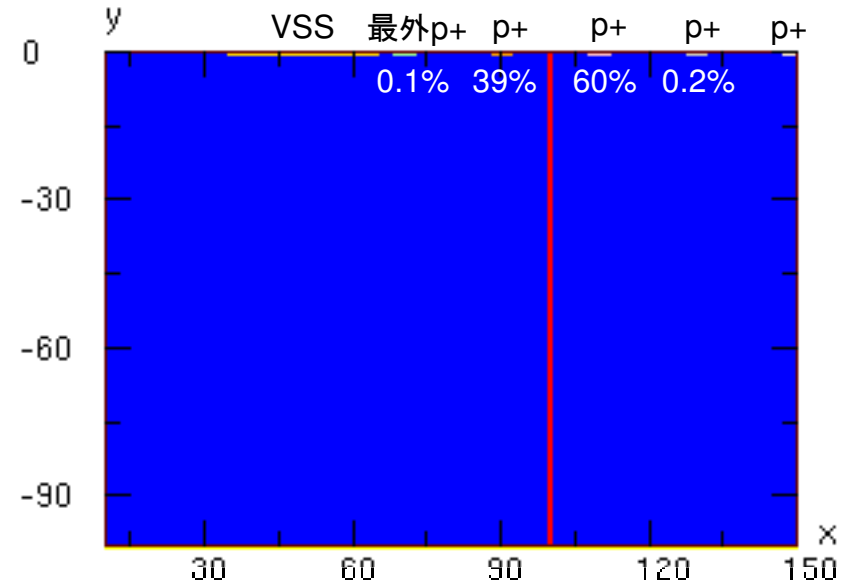
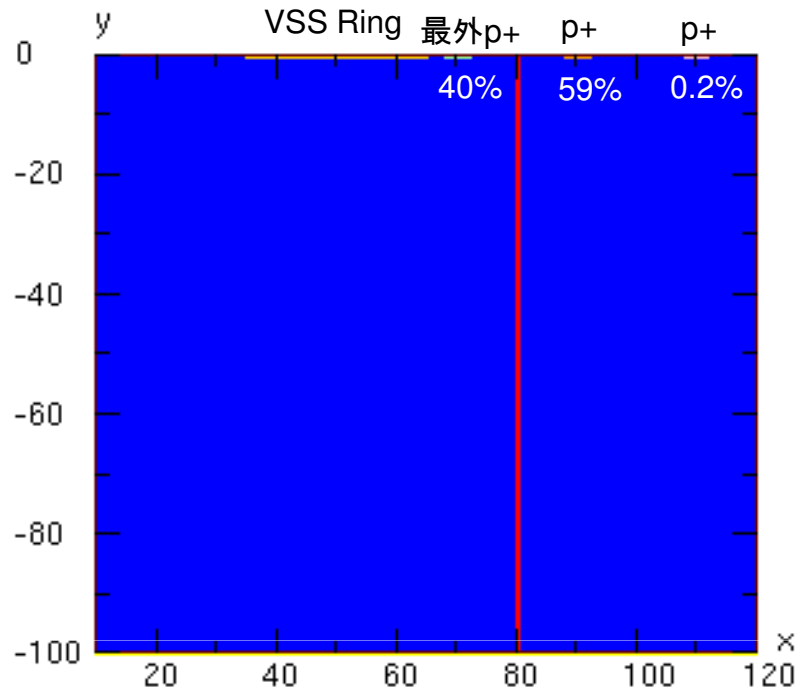
with 1um VSS Ring(default)

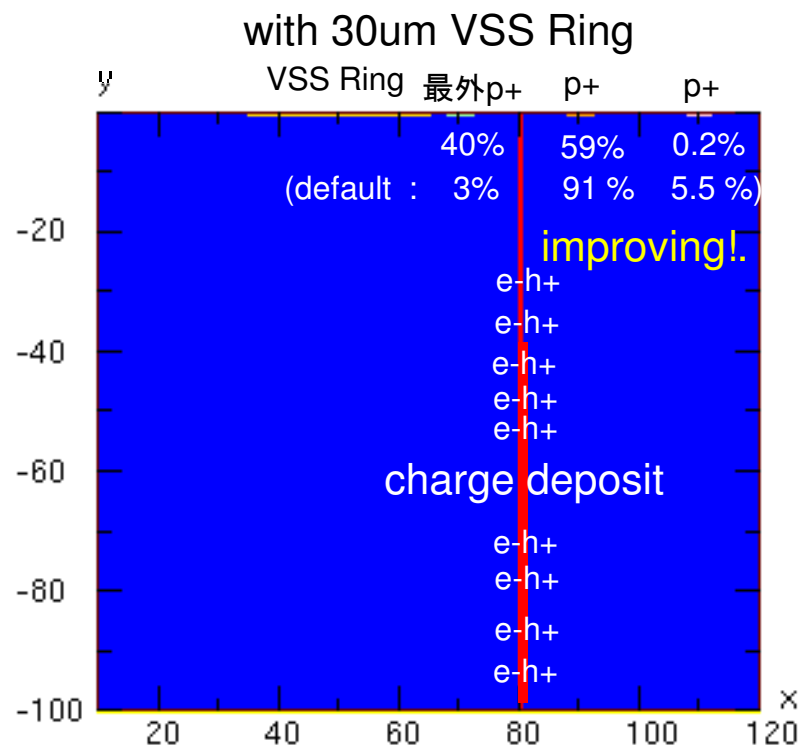
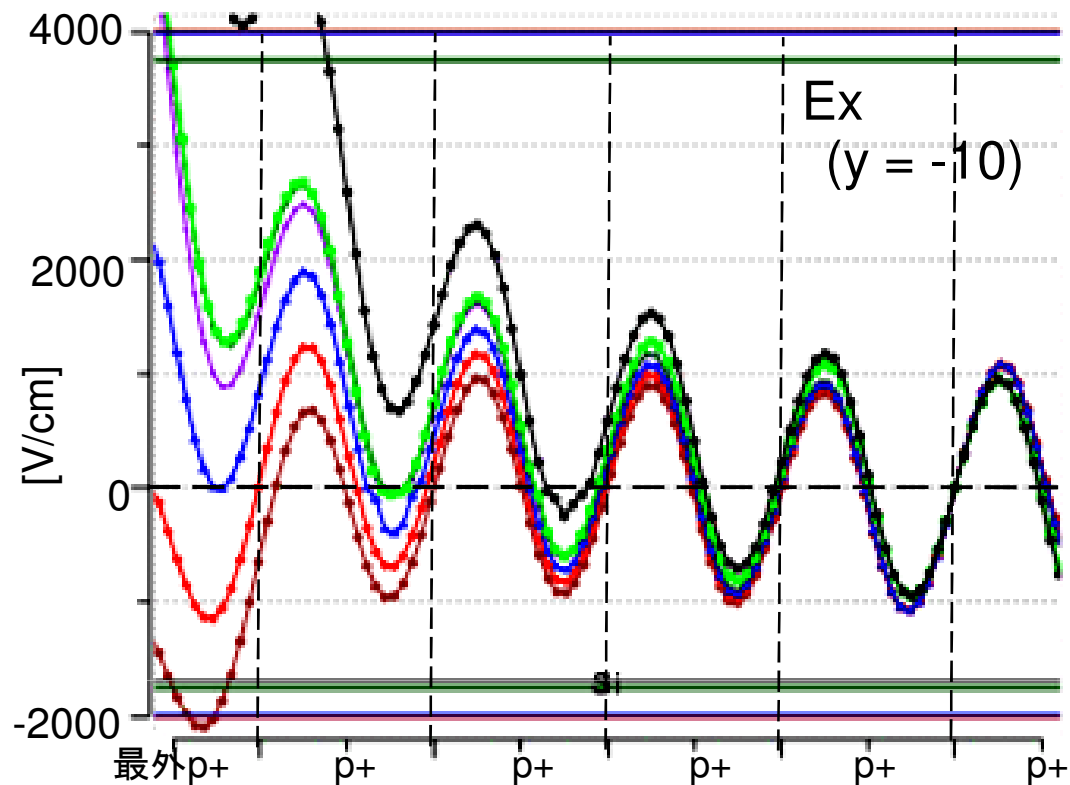


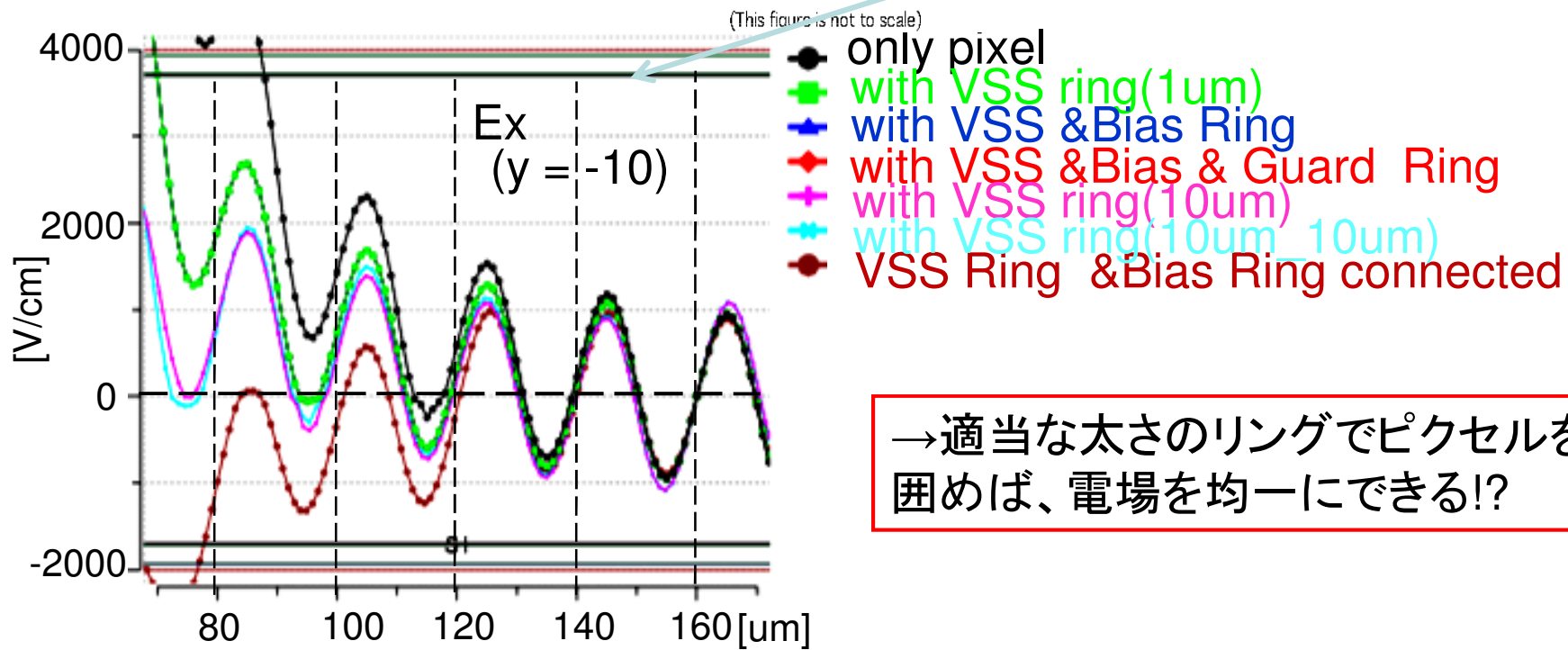
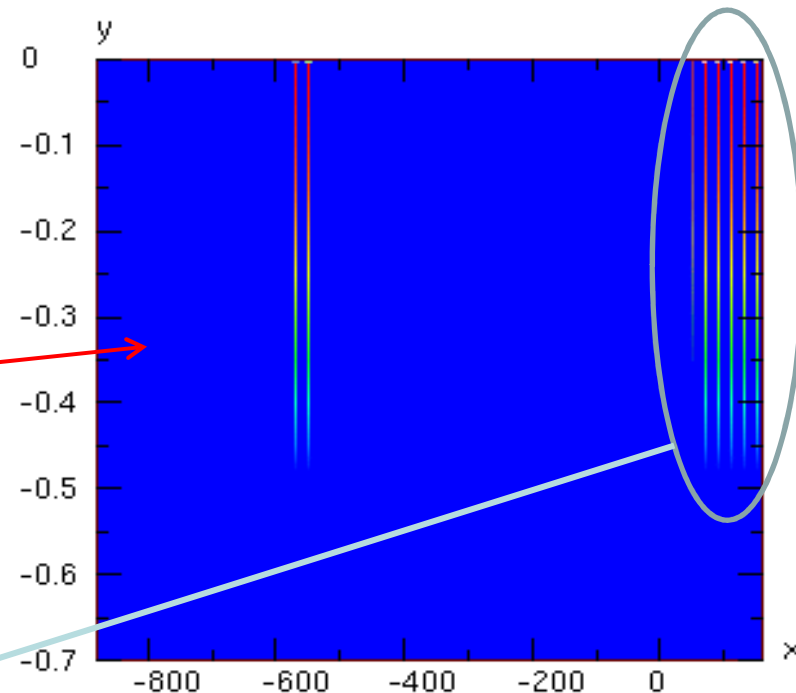
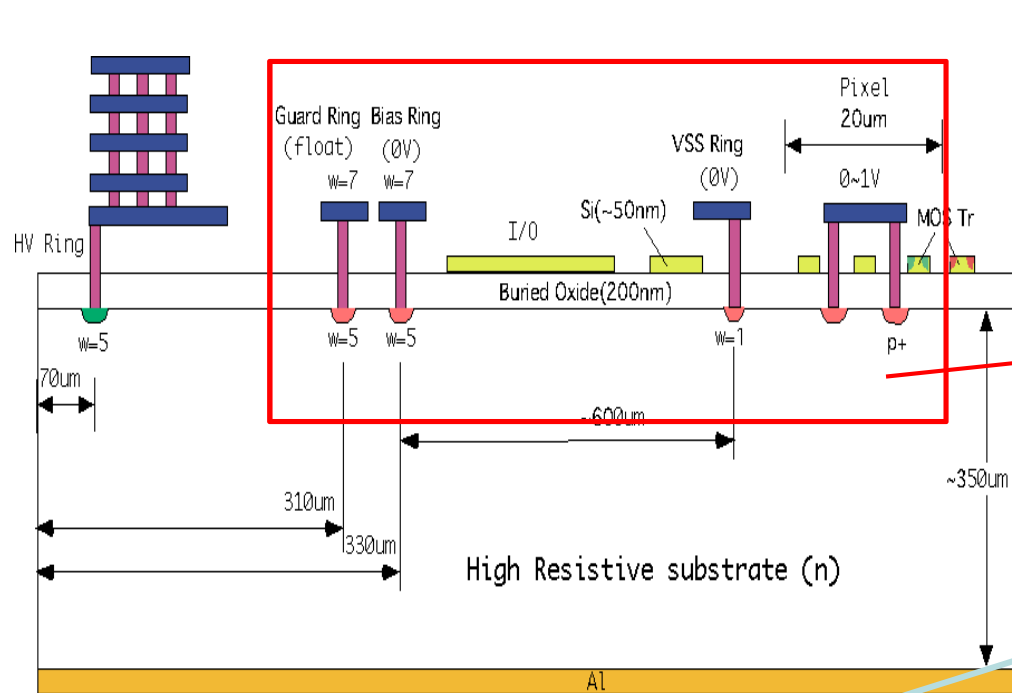
with 20um VSS Ring



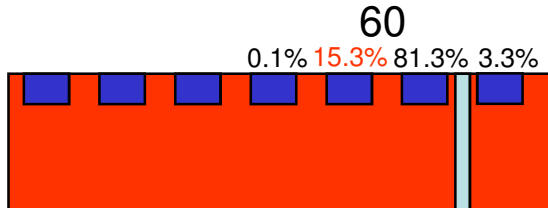
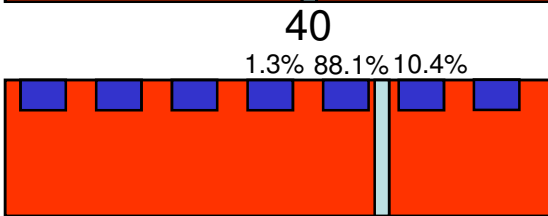
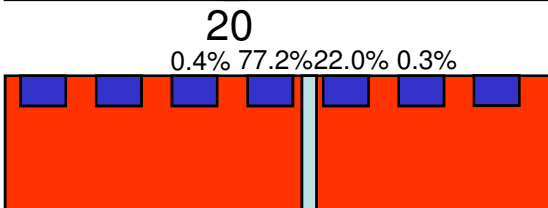
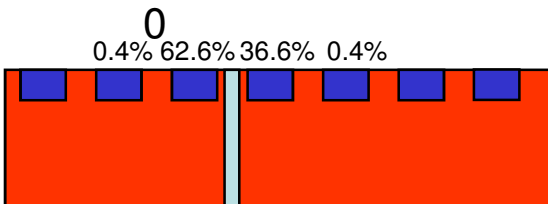
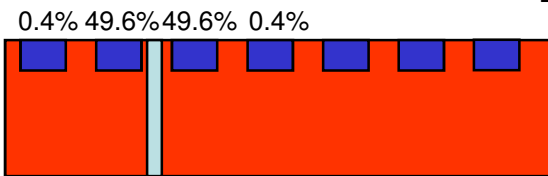
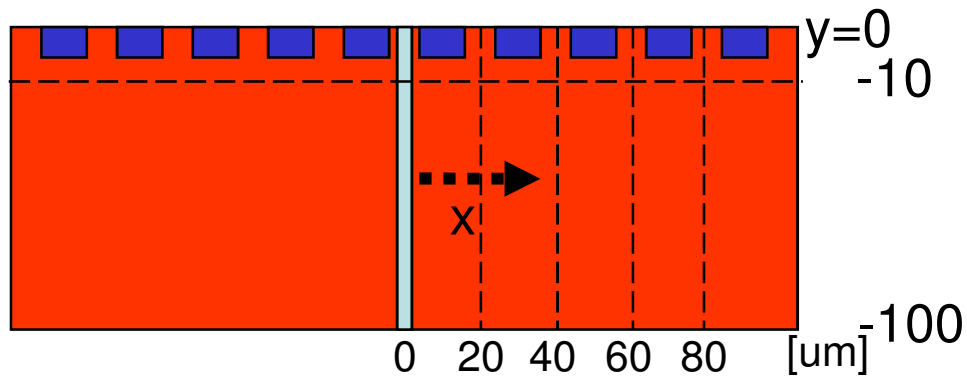
with 30um VSS Ring





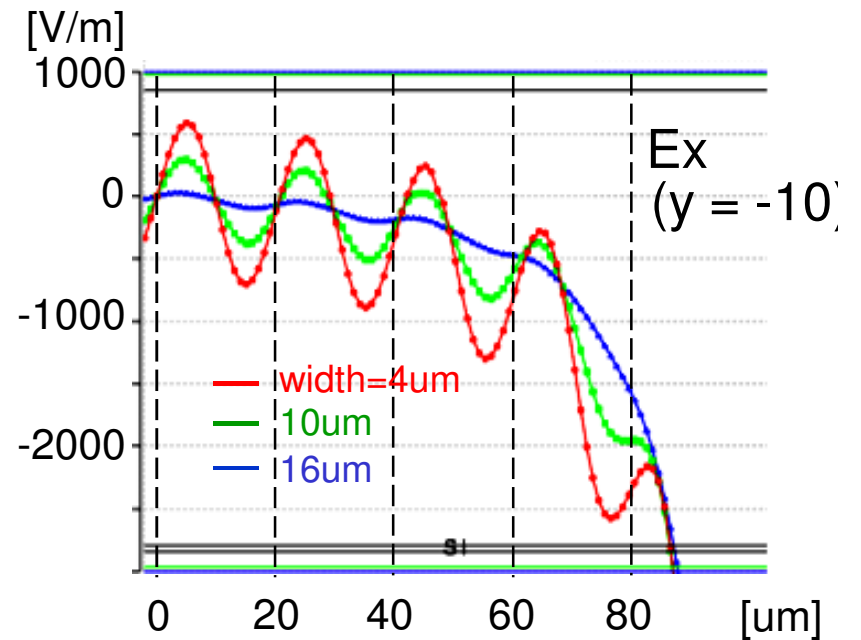


→ 適当な太さのリングでピクセルを
 囲めば、電場を均一にできる!?



※値はwidth=4umのもの

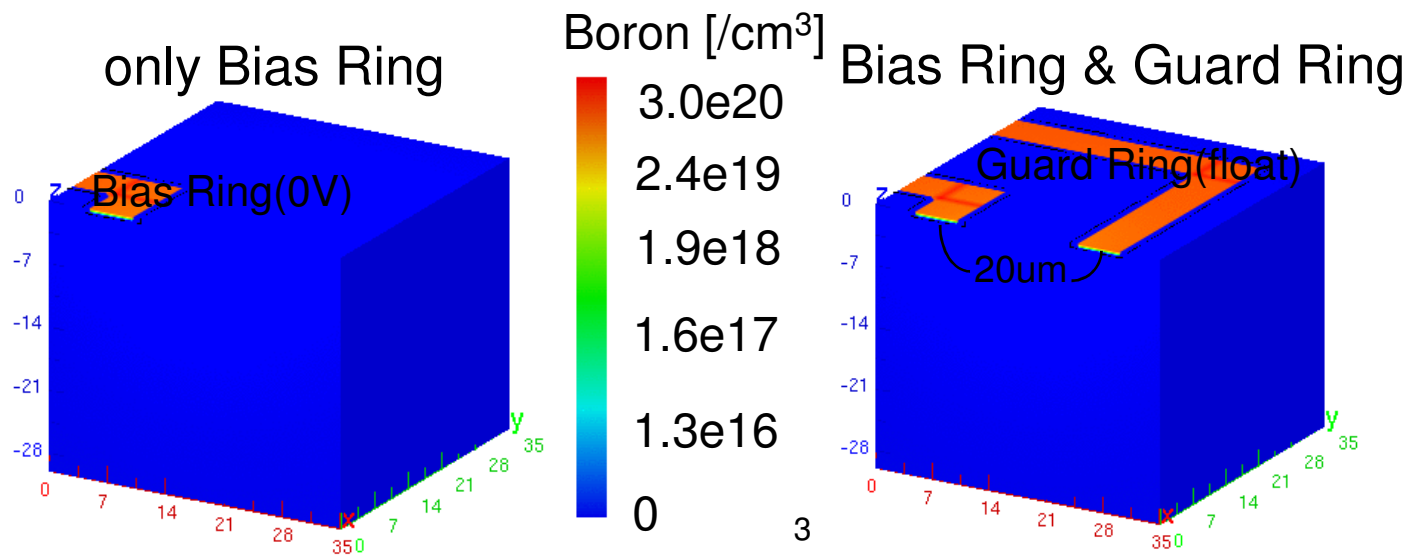
80

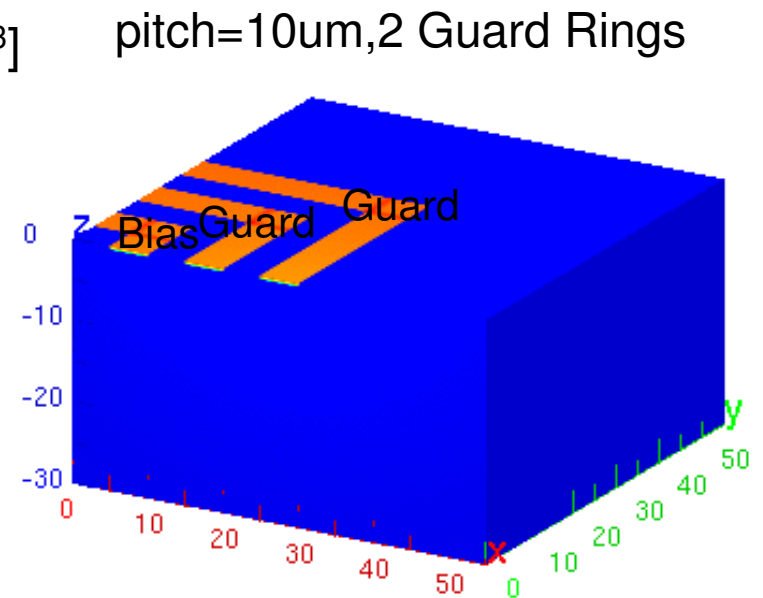
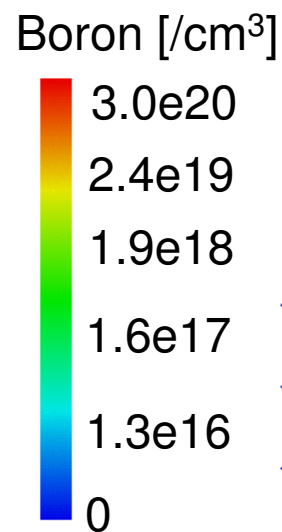
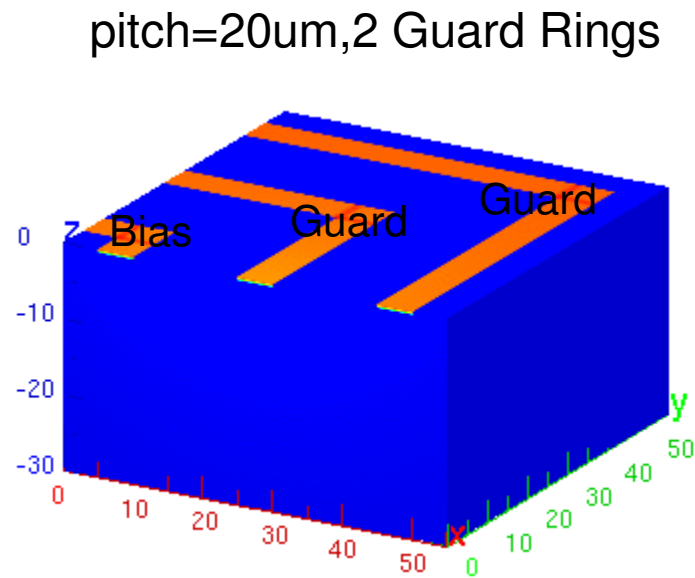
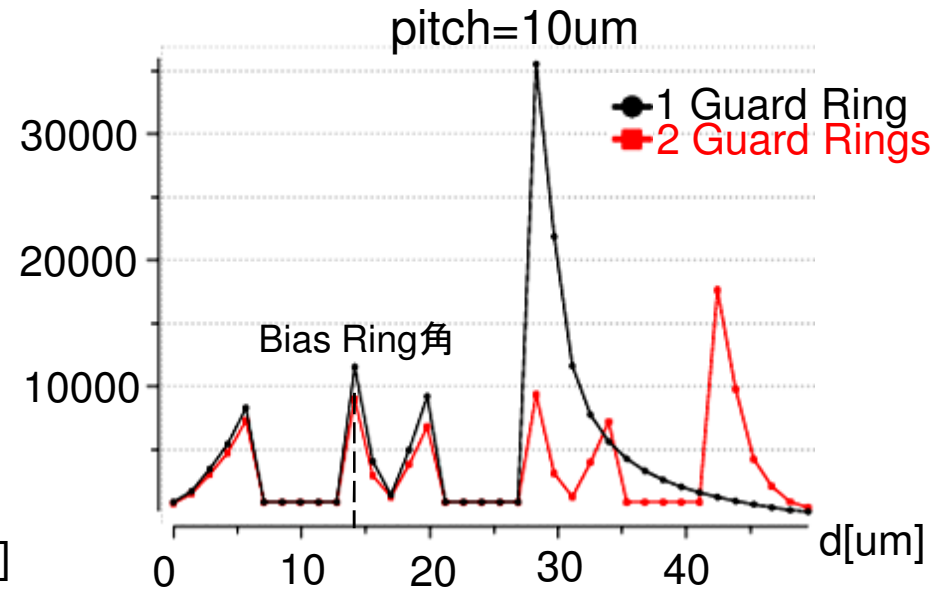
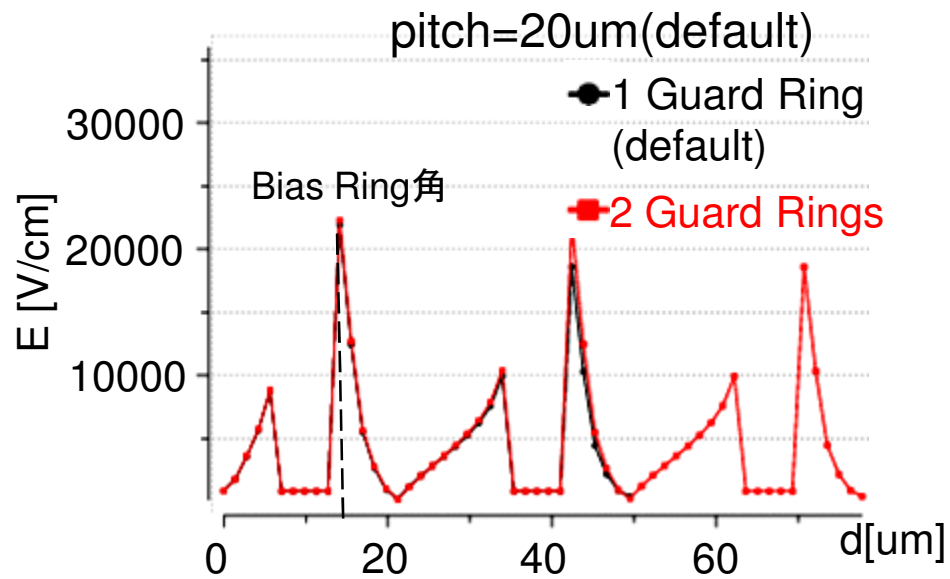


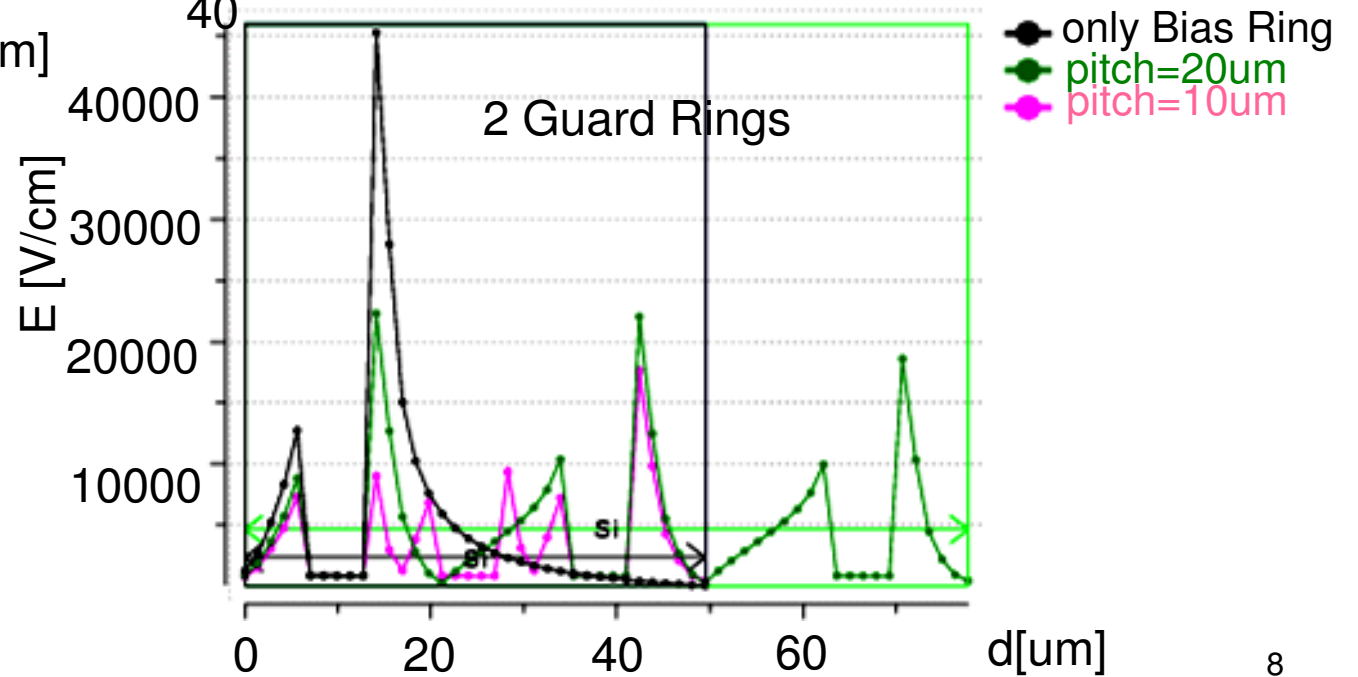
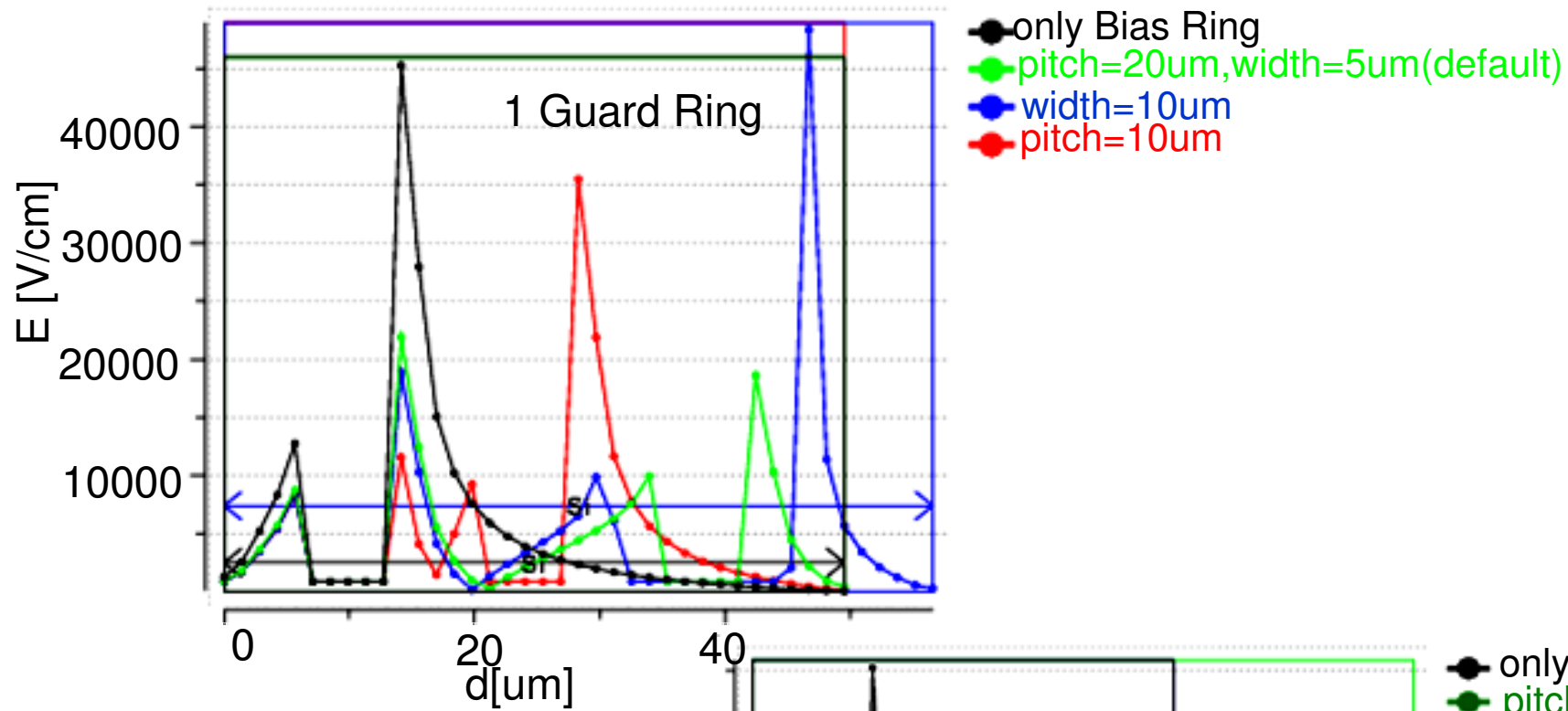
入射位置	0	20	40	60	80
測定位置(4um)	0	17.35	34.35	51.75	67.55
残差(4um)	0	2.65	5.65	8.25	12.45
残差(10um)	0.01	2.19	4.93	7.58	11.12
残差(16um)	0.00	1.97	4.46	7.14	10.24

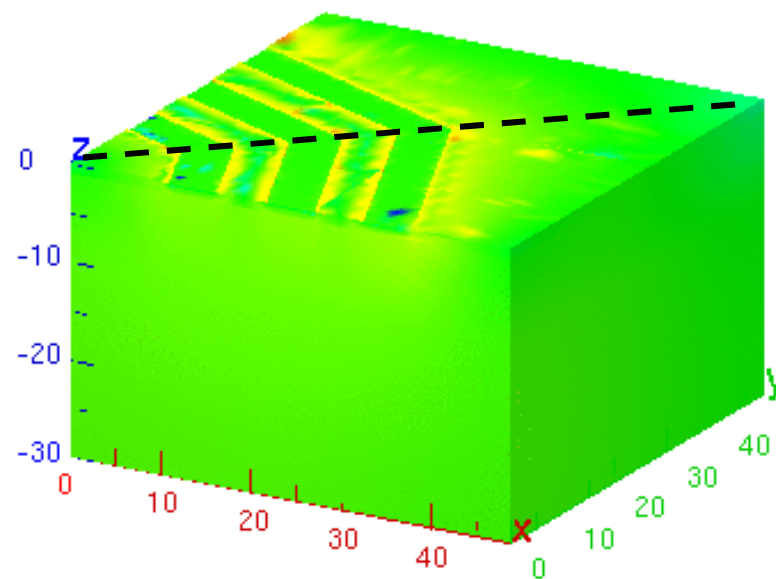
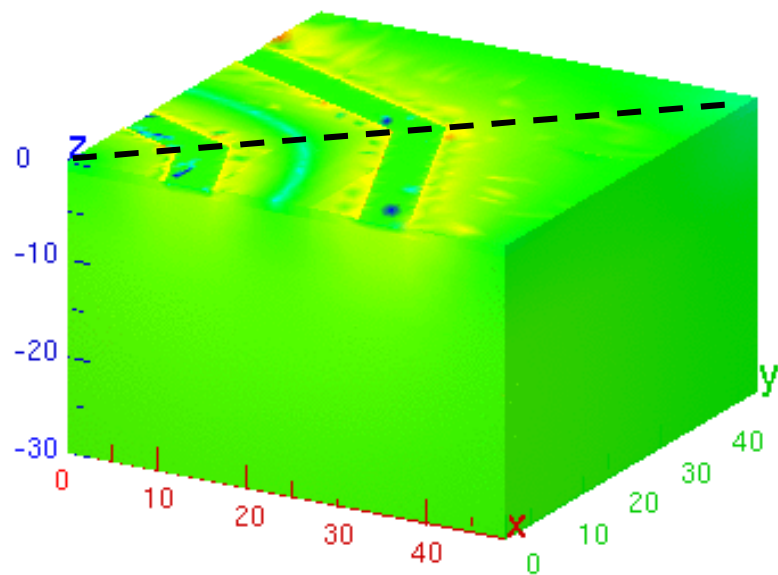
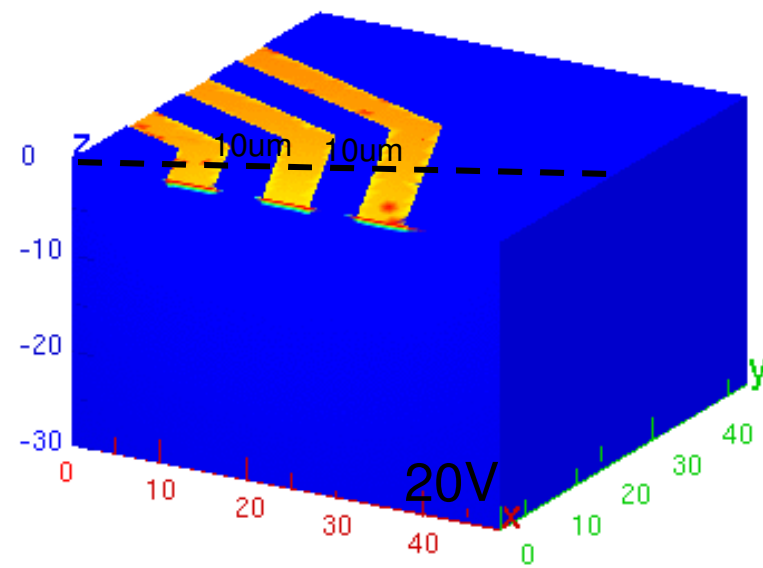
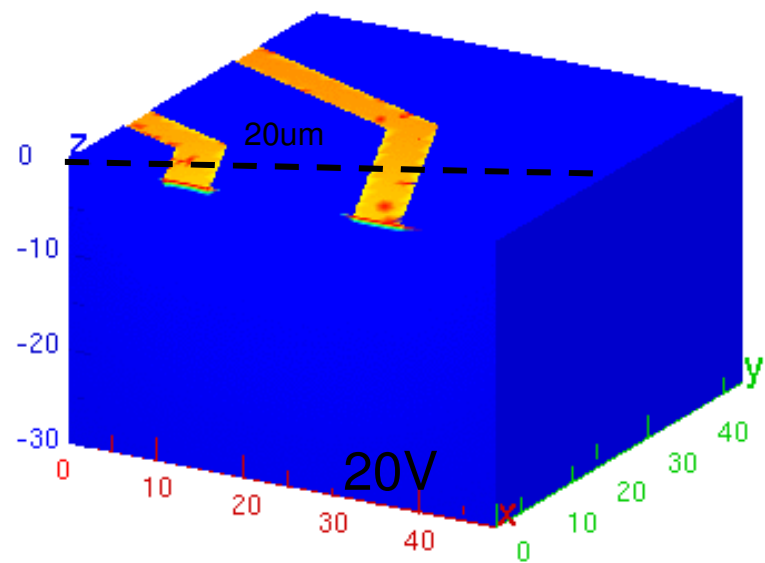
測定位置の計算：重心法

[um]

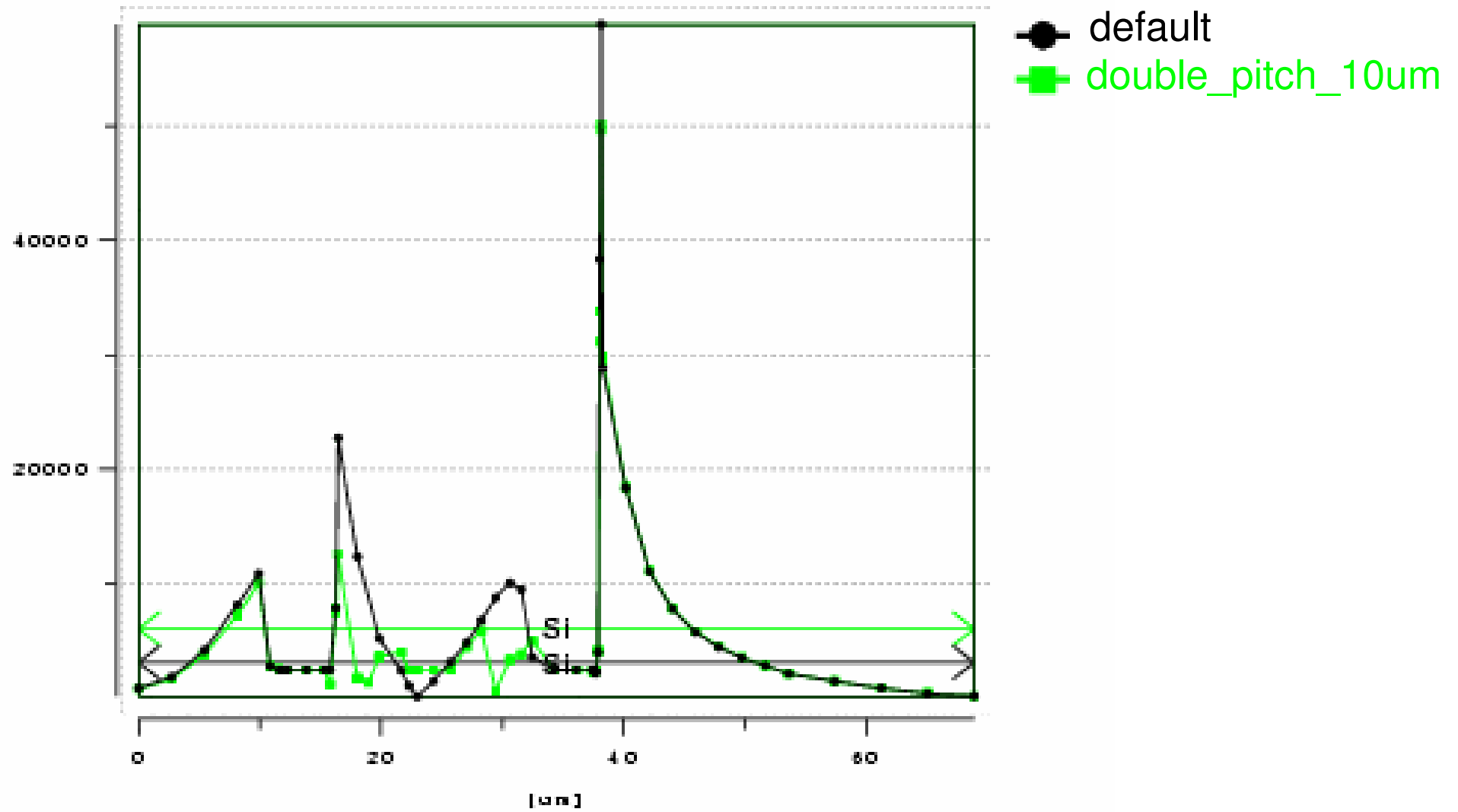




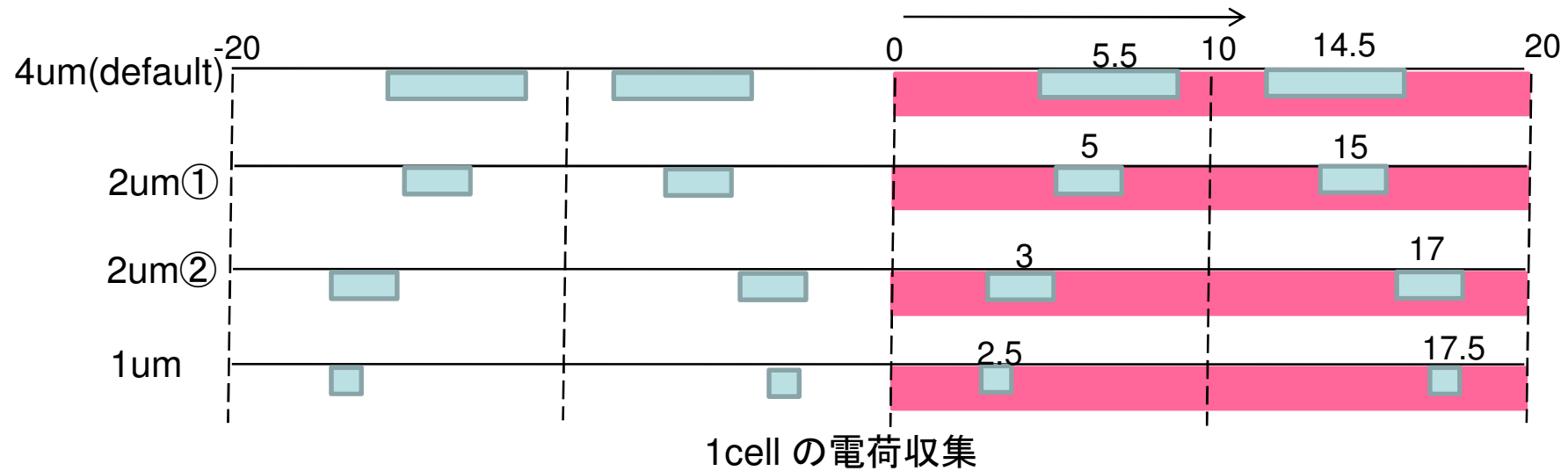




E default & triple_pitch_10um



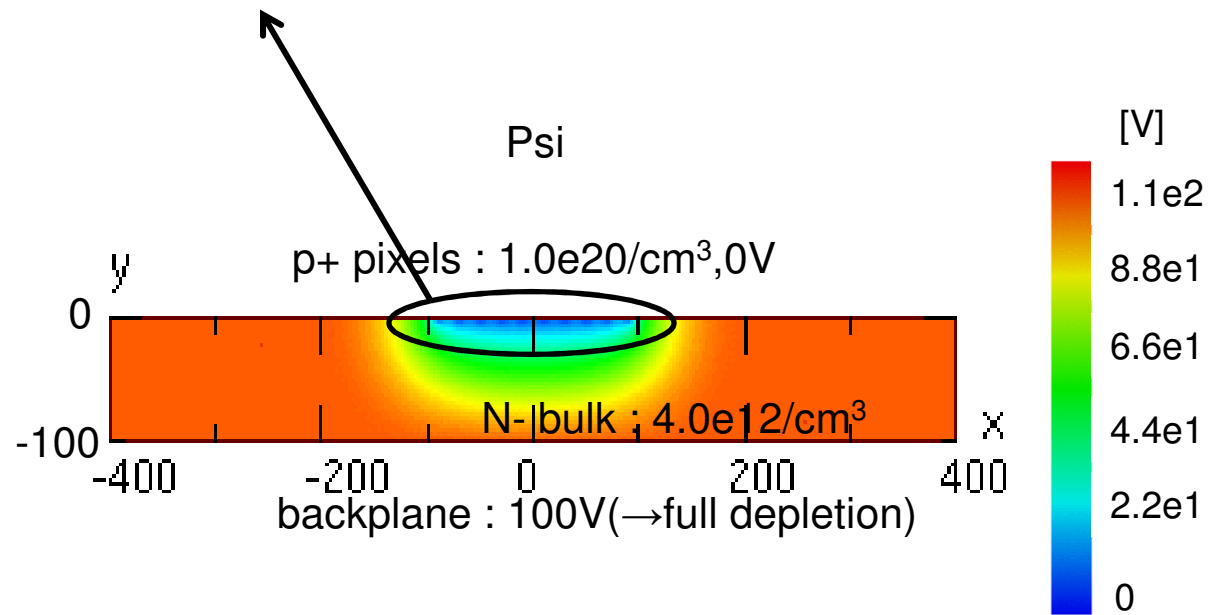
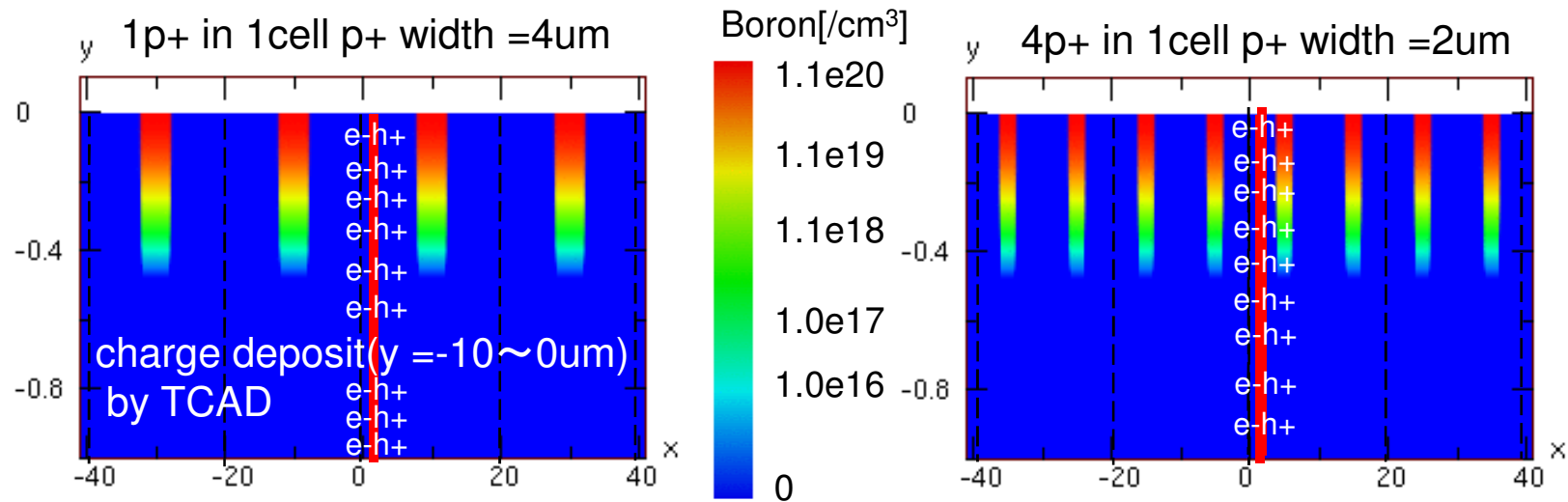
4p+ in 1cell 電荷収集の比較

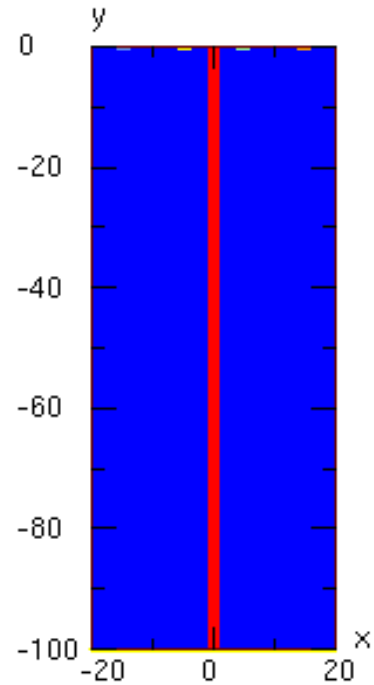


入射位置	0	1	2	3	4	5	6	7	8	9
4um(default)	0.50	0.80	0.99	1.0	1.0	1.0	1.0	1.0	1.0	1.0
2um①	0.50	0.79	0.99	1.0	1.0	1.0	1.0	1.0	1.0	1.0
2um②	0.50	0.83	0.99	1.0	1.0	1.0	1.0	1.0	1.0	1.0
1um	0.50	0.83	0.99	1.0	1.0	1.0	1.0	1.0	1.0	1.0

2um②、1umが電荷収集が優れている。
 →p+の中心位置が外側のものが電荷収集が優れている。

1 p+ in 1cell & 4p+ in 1cell 2D simulation





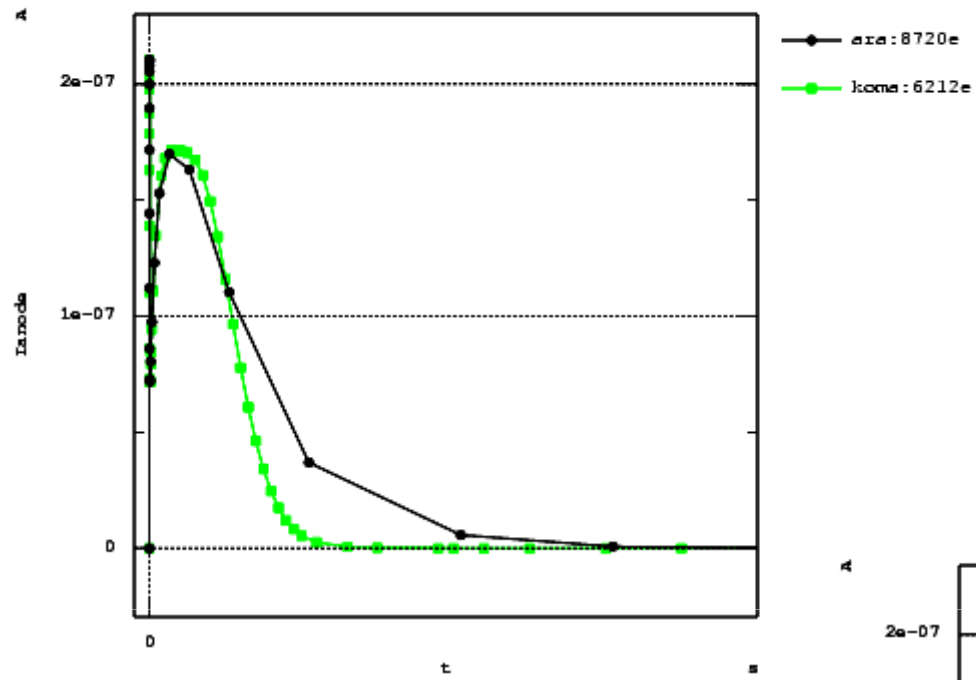
charge deposit : -100um~0um

1cell の電荷収集 (charge deposit : -100um~0um)

入射位置	0	1	2	3	4	5	6	7	8	9
1p+ 4um	0.50	0.66	0.79	0.87	0.92	0.95	0.97	0.97	0.98	0.98
4p+ 2um	0.50	0.65	0.79	0.86	0.90	0.95	0.96	0.97	0.98	0.98

深い位置に入ったキャリアは、p+レイアウトの影響をほとんど受けない。

test1_linear~4e-8sec



test1_linear~1e-8sec

