
高度センサー信号処理のための Analog-VLSI Open-IP(趣旨)

池田 博一*

宇宙航空研究開発機構 宇宙科学研究本部

平成 16 年 9 月 30 日

概要

高機能高性能の Analog-VLSI を短期間で効率良く、しかも一定の確実性をもって開発することができるような礎を構築すべく、公開の IP として Analog-VLSI のビルディングブロックを提供します。ここでは、宇宙機等での応用を目指した高度センサー信号処理に必須の回路要素を提示することを第一義的に考えています。しかし、アナログ回路は決してここに提示する範囲にとどまるものではなく、非常に広く、かつ深い内容を包含しています。ここに提示する IP を基にして試作開発を行うことを通じて、新たな内容を獲得し、さらに充実したものとすることを目指しています。

目次

1 Analog-VLSI Open-IP プロジェクトの背景	13
2 Analog-VLSI Open-IP プロジェクトの目的	15
3 Analog-VLSI Open-IP プロジェクトの具体的内容	16
4 Analog-VLSI Open-IP プロジェクトから期待される波及効果	17

図目次

1 アナログ技術が必須とされる分野	14
2 Analog-VLSI Open-IP Project	15
3 ELDO のベンチマーク	17

1 Analog-VLSI Open-IP プロジェクトの背景

「高度センサー」とは、宇宙機搭載用の最先端のセンサー群を意味します。ここには、X 線、赤外線等の観測に係る低雑音の検出器、可視光領域における撮像機器、さらには、温度、振動、圧力等の環境モニター用の機器が含まれるものと考えています。

「Analog-VLSI」とは、アナログ回路技術を本質的要素として構成される大規模集積回路をいいます。いわゆるアナログデジタル混載型集積回路に属します。

図 1 には、アナログ技術が必須のものとして示した分野を示しました。我々の関心事である自然界の信号処理もこれに該当します。

*ikeda.hirokazu@jaxa.jp

「アナログ技術が本来的に必要な不可欠とされている分野」

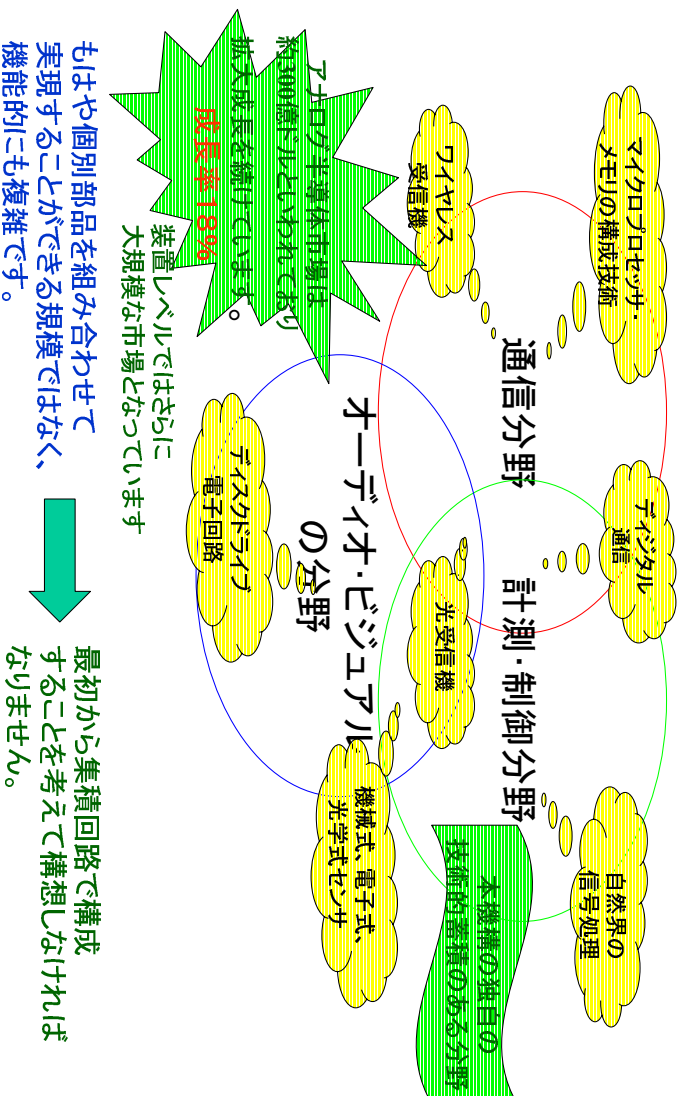


図 1: アナログ技術が必須とされる分野

「IP」とは、一般的には知的財産を意味しますが、ここでは特に再利用可能な集積回路の構成ブロックの集合体を意味します。さらにこれを公開（「Open」）の財とすることによって、そのレパトリーの充実と質的完成度の向上を図るべく「Open IP」と称しています。

図 2 に Analog-VLSI Open-IP プロジェクトの概念図を掲げましたので適宜参照して下さい。

宇宙ミッションは、半導体技術の進歩によってその一翼を支えられてきました。これによって大規模で複雑なシステムを宇宙環境において運用することが可能になってきました。しかし、これは主としてデジタル回路の高集積化、高機能化、さらには低電力化等によってもたらされたものであると考えます。一方、センサー信号等の用に供されるアナログ電子回路については、関与するエキスパートの人的資源にかかる制約、及び民生技術の転用が困難であること等の理由によって、電子回路システムのトレンッドにおいて一定の不整合が発生しています。しかも、従来「宇宙部品」として慣用常用されてきたものが次第に入手困難になってきているという事情もあります。

そうすると、第一に利用可能な民生技術及び限られた数のエキスパートの知識ないし経験を何らかの形で知識ベース化する必要があります。第二にそれらの知識内容を普及させて、それに基づいて現実に必要とされている「宇宙部品」を高集積高機能回路として実現することが必要となります。

そこで、具体的には、エキスパート等の知識を「IP」として蓄積し、その利用を「Open」とすることによって、設計開発の便宜に供するとともに、設計開発現場からのフィードバックをさらなる「IP」として蓄積することができるような仕組みをIT技術を用いて構築することが必要であると考えます。さらに、このような仕組みの構築によって本機構における将来のミッション全体に有効な貢献をすることができると考えます。

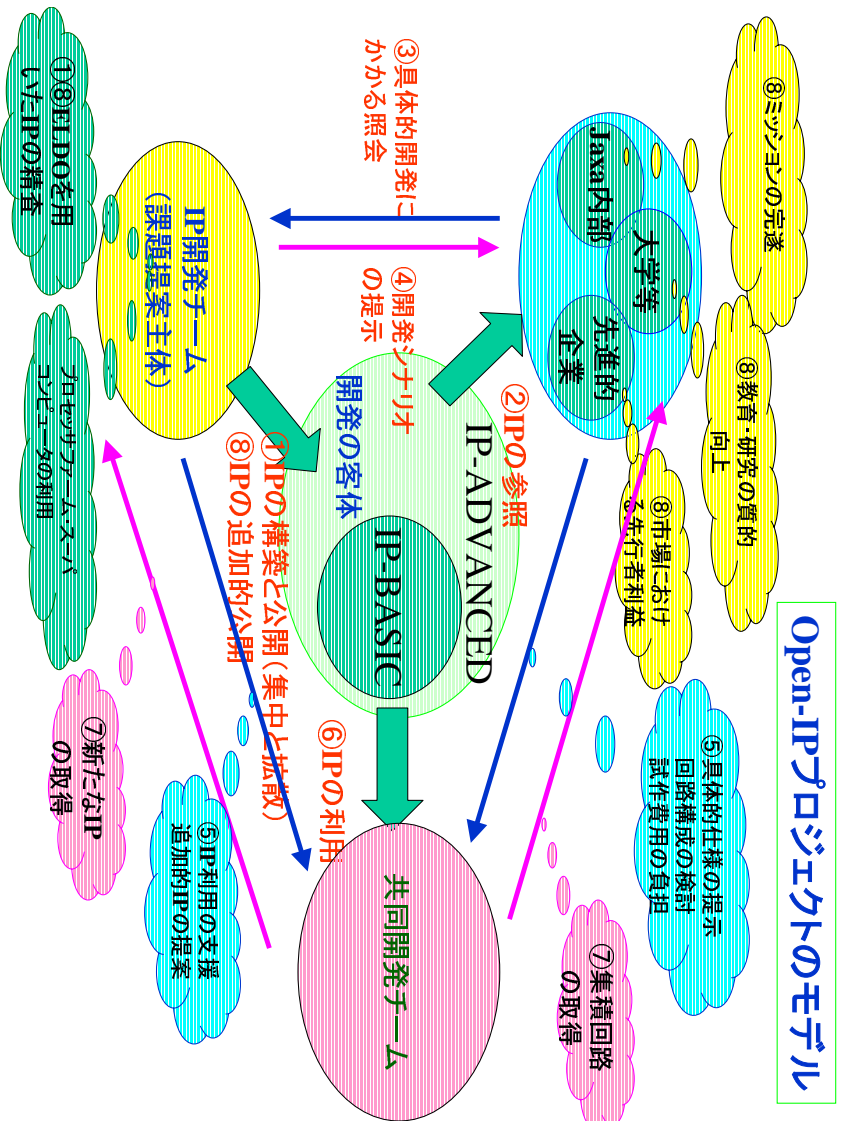


図 2: Analog-VLSI Open-IP Project

2 Analog-VLSI Open-IP プロジェクトの目的

本研究課題においては、宇宙機おける応用を目指して大規模なアナログ集積回路 (Analog VLSI) を短期間で効率的に、しかも高度の確実性をもって開発するための手段を提供することを目的としています。

従来、アナログ集積回路は、たとえば演算増幅器のような比較的小規模の回路要素として、あるいは A-to-D 変換器、D-to-A 変換器のように比較的大規模ではあっても単一の機能を提供するレベルにとどまっています。

しかし、宇宙機においてこれらの部品を個別に組み合わせることでより大規模なアナログ回路システムを構築することは、空間的、重量的、電力的制限において宇宙ミッションを制約するのみならず、高機能化を目指す上でも障害となりえます。すなわち、個々の電子部品について電氣的、機能的に満足できるレベルのモデルを統一的に構築することの困難さからアナログ電子回路にかかるシステム全体のシミュレーションが不調となり易く、そのため高機能化に向けた努力に抑制がかかるという問題があります。また、先に述べましたようにそのような部品でさえも入手が次第に困難になってきているという事情があります。

この点、大規模で複雑なアナログ集積回路を一から構想し設計開発することも不可能ではないかもしれませんが、しかし、このような手段によれば一部の些細な瑕疵のために回路全体が機能不全となり易く、短期間で効率よく、かつ確実な開発を望むことはできません。また、故障解析やリワークのための費用が膨大なものになる恐れがあります。

そこで、実績のある回路ブロックを利用しあうことによって大規模かつ複雑なアナログ集積回路を短期間で効率的に、かつ一定の確実性を確保しながら開発することができる仕組みを IT 技術を用いて構築し、かつ提供することを本研究課題の目的として掲げました。

3 Analog-VLSI Open-IP プロジェクトの具体的内容

本研究課題においては、いわゆるディープサブミクロン CMOS プロセスをターゲットとした IP を提供することをその内容としています。ここでディープサブミクロン CMOS プロセスとは MOS ゲート長が 0.35 μm ないし 0.25 μm のものを指しています。

本研究課題の研究チームは、VDEC (東京大学大規模集積回路設計教育センター) を通じてロームの 0.35 μm CMOS プロセスに、また別途産学官連携プロジェクトにおいて TSMC の 0.35 μm /0.25 μm CMOS プロセスにおいて数多くの試作開発の経験を有しています。

これらの試作開発における回路ブロックは、当初から一定の設計思想のもとに構築されているため、一定の基準に従えば、何ら特別のインターフェース回路を介在させることなく相互に接続することができるようになっていきます (池田 博一、「Electronics for Particle Measurement」、KEK Report 2002-8, 2002)。さらに、低雑音特性、低電力等の特徴を有しており、宇宙機における高度センサーにおける応用を目的としたものとなっています。

本研究課題の設計チームは、上記設計思想にもとづき、低雑音増幅器アレー、ピクセル検出器用二次元増幅器アレーおよびこれらのさまざまなバリエーションを手がけてきました。その成果に基づいて、提供可能な IP を公開することを本研究課題の内容のひとつとしています。

また、公開にあたっては、実地に補完的 KNOW-HOW を伝えることの必要性と、新たな IP の取得とを目的として、個別的な試作開発に参画協力させていただくことも重要な内容のひとつとなっています。

さらに、回路検証のためのプラットフォームの問題があります。ここで対象としているアナログ集積回路は、トランジスタの数において数十万の規模になりえるものです。このような規模の集積回路を一気に解析することは現状では非常に困難であるため、回路規模を縮小したものを別途用意して間接的に検証を行うことが慣用的に行われています。

しかし、これでは最終段階で混入する可能性のある些細ではあっても深刻な結果を及ぼしうる過誤を検出し、かつ除去することができないという問題がありました。

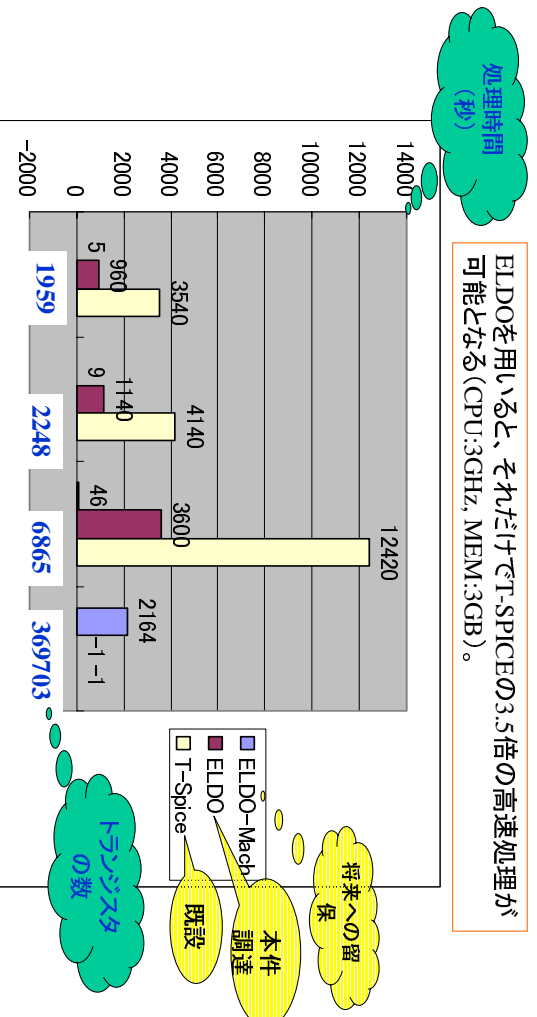
そこで、このような不具合を緩和すべく本研究課題において回路シミュレータ ELDO を導入することを計画いたしました。ELDO では、密接に関連した回路ノード間においては、計算精度の高い Newton-Raphson 法を用い、一方、結合の弱いノード間においては、One-Step Relaxation 法を用いることにより処理効率の向上が図られています。本研究課題においては、かかる ELDO に整合的に IP の構築、精査、ないし検証を行うことにより、設計の最終段階における回路シミュレーションの便宜に供するようにすることが第三の内容となっています。

図 3 には、本件 IP を用いて構成されたアナログ回路の処理速度についてのベンチマークの結果を掲げました。

さらに、プロセッサファームやスーパーコンピュータの利用によって、回路シミュレーションの効率をさらに向上させることも本研究課題の射程の中にあります。

ELDOベンチマーク

ELDOを用いると、それだけでT-SPICEの3.5倍の高速処理が可能となる(CPU:3GHz, MEM:3GB)。



高速CPUと、高効率の回路シミュレータの導入が研究課題成功の鍵となる。

図 3: ELDO のベンチマーク

4 Analog-VLSI Open-IP プロジェクトから期待される波及効果

本研究課題により構築される IP の公開、それを利用した個別的試作開発の展開によって、潜在的需要を有していたさまざまな研究、教育、産業の分野において著しい波及効果を期待することができるものと考えています。

まず、本機構においては宇宙機搭載用の高度センサーにおける信号処理についてこれを展開することができ、本機構内において高度センサー等にかかるアナログ回路の開発に携わっている各部署においては、既存の宇宙部品の枠に制約されずに、真に必要とされる機能、性能を達成すべく、オリジナルの Analog VLSI を構想し、設計し、試作応用していくことができるようになります。また、各部署において直接設計に携わることによって、試作費用が低減されるのみならず、IP を利用することにより設計の確実性が向上しプロジェクト全体の費用が結果的に低減できるようになると考えます。こうすることによって、本機構は、高度センサーその他の大規模アナログ集積回路を必須とする分野において世界をリードすることができ、わが国の宇宙開発の国際的な競争力の確保に貢献することができるものと考えます。

つぎに、大学等において、粒子線ないし、赤外からガンマ線にいたる光量子を研究対象としたまたは研究手段としている分野（宇宙科学、素粒子原子核、物質構造解析等）においては、研究目的に最適な読み出し回路を比較的短期間で、しかも一定の確実性をもって製作することができるようになるため、教育研究計画の遂行をより円滑かつ効率的なものとすることができるようになります。

さらに、わが国の産業分野には、医療用、非破壊検査等を対象とした高度センサーにかかる優れた

半導体製造メーカーが存在します。これらの製造メーカーにおいては、本研究課題において構築される IP を利用することによって、これまで技術的に非常に困難であったセンサーとしての半導体とオリジナルの高度な Analog VLSI とを結合した商品構想をすることが可能となり、さまざまな用途に適合した高付加価値の装置として市場に提供することができるようになります。一部こうした試みはすでに進行中でもあります。こうすることによって、単にこれらの産業分野の発展に資するのみならず、需要者の要求にも的確に答えることができるようになり、結果的には、豊かな社会の実現に寄与することができるものと考えます。

また、本研究課題が必要とする大規模アナログ集積回路の高速高精度の解析手法においては、本研究課題における成果の一部として、いわゆる EDA (Electronic Design Automation) ベンダーに対してその必要性和具体的需要の存在について注意を喚起するとともに、プロセッサファーム、ないしはスーパーコンピューターの利用にかかる一定の協力関係を通じてこれらの産業分野の発展に貢献することができるものと考えています。

以上